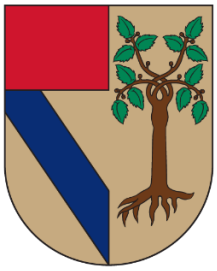
UNIVERSIDAD PANAMERICANA

CAMPUS GUADALAJARA

POSGRADOS DE INGENIERÍA



Estudio de Reducción de Rizo de Voltaje en un Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC) Mediante la Selección Adecuada de Capacitores

Tesis que presenta:

José Solís Rodríguez

Para obtener el Grado de

Doctor en Ingeniería

Director de Tesis

Dr. Julio César Rosas Caro

Codirector de Tesis

Dr. Héctor Rogelio Robles Campos

Zapopan, Jalisco, enero de 2026

Esta tesis fue revisada y aprobada por el siguiente comité:

Director de Tesis:
Dr. Julio César Rosas Caro
Facultad de Ingeniería y Arquitectura
Universidad Panamericana Campus Guadalajara

Codirector de Tesis:
Dr. Héctor Rogelio Robles Campos
Facultad de Ingeniería y Arquitectura
Universidad Panamericana Campus Guadalajara

Sinodal:
Dr. Antonio Valderrábano González
Facultad de Ingeniería y Arquitectura
Universidad Panamericana Campus Guadalajara

Sinodal:
Dr. Juan Miguel González López
Departamento de Ingeniería Electromecánica
Universidad de Colima

Sinodal:
Dr. Pedro Martín García Vite
División de Estudios de Posgrado e Investigación
Tecnológico Nacional de México /
Instituto Tecnológico de Ciudad Madero

Resumen

La electrónica de potencia desempeña un papel fundamental en la integración eficiente de fuentes de energía renovable y sistemas de conversión modernos, donde la reducción del rizo de voltaje sin aumentar el volumen de los elementos pasivos constituye un desafío relevante. En este contexto, la presente tesis tiene como objetivo analizar, modelar y optimizar la selección de capacitores en convertidores DC-DC, en particular en una topología recientemente propuesta denominada Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC).

La metodología empleada integra el análisis teórico, el modelado matemático mediante la técnica de promedio estándar, la optimización basada en el algoritmo de enjambre de partículas (Particle Swarm Optimization, PSO) y la validación mediante simulación y experimentación. El modelo desarrollado permitió obtener las ecuaciones dinámicas, la ganancia estática y el rizo de voltaje de salida del convertidor, mientras que el algoritmo PSO se utilizó para determinar combinaciones óptimas de capacitancias que minimizan el rizo sin incrementar la energía total almacenada.

Los resultados demuestran que el convertidor LES-QBC, mediante una adecuada selección de los capacitores, produce un menor rizo de voltaje en la salida, en comparación con topologías cuadráticas convencionales, sin la necesidad de un aumento en la energía almacenada; en otras palabras, sin necesidad de aumentar el tamaño de los capacitores, ayuda a reducir el tamaño de los convertidores. Experimentalmente, se verificó una disminución del rizo de voltaje de salida de aproximadamente 50% respecto a configuraciones no optimizadas, con una concordancia entre resultados teóricos y experimentales superior al 95%.

En conjunto, esta investigación valida que es posible reducir el rizo de voltaje de salida de un convertidor DC-DC sin comprometer la correcta operación ni el tamaño del mismo mediante topologías de baja energía almacenada optimizadas de forma numérica, mejorando así el diseño de convertidores de potencia compactos y eficientes con aplicación como: sistemas fotovoltaicos, micro-redes y electrónica de consumo.

Índice

Resumen 3
Índice 4
Lista de Figuras 8
Lista de Tablas 12
Agradecimientos 13
Dedicatoria 14

Capítulo 1 Introducción 15
1.1 Motivación e introducción 15
1.2 Hipótesis 16
1.3 Justificación 16
1.4 Objetivos y contribuciones 17
1.5 Organización de la tesis 17
Referencias 18

Capítulo 2 Electrónica de potencia 20
2.1 Electrónica de potencia 20
2.1.1 Tipos de electrónica de potencia 21
2.1.1.1 Tipos de potencia eléctrica en corriente alterna 21
2.1.1.2 Tipos de potencia eléctrica en corriente continua 23
2.1.2 Tipos de convertidores de potencia 23
2.2 Energías renovables 26
2.2.1 Tipos de energía renovable 26
2.2.2 Electrónica de potencia y su relación con energías renovables 30
Referencias 32

Capítulo 3 Convertidores DC-DC 36
3.1 Convertidor elevador 36
3.2 Convertidor reductor 37
3.3 Convertidor elevador-reductor 38
Referencias 40

Capítulo 4 Energía almacenada en convertidores de potencia 41
4.1 Energía almacenada en inductores 41
4.2 Energía almacenada en capacitores 42
4.3 Beneficios de reducir la energía almacenada en convertidores de potencia 43
4.3.1 Reducción del tamaño y peso del sistema 43
4.3.2 Mejora de la respuesta dinámica 43
4.3.3 Facilidad de integración 43
4.3.4 Reducción del costo del sistema 44
4.3.5 Mayor eficiencia en alta frecuencia 44
4.4 Desventajas de reducir la energía almacenada en convertidores de potencia 44
4.4.1 Aumento del rizo de corriente y voltaje 44
4.4.2 Mayor sensibilidad a perturbaciones 44
4.4.3 Complejidad de control 44
4.4.4 Limitación en la entrega de energía durante transitorios 45
4.4.5 Mayor interferencia electromagnética (EMI) 45
Referencias 45

Capítulo 5 Topología del estado del arte previo 47
5.1 Convertidor elevador cuadrático basado en etapas de conmutación apilables (QBC-SSS) 47
5.1.1 Comparación con otras topologías 47
5.1.2 Modelado de gran señal y análisis en estado estacionario 49
5.1.3 Análisis de ganancia considerando el EST del inductor 51
5.1.4 Extensión modular de la topología 52
5.1.5 Modelado de pequeña señal 54
5.1.6 Resultados experimentales 57
5.2 Convertidor elevador cuadrático con bajo rizo de voltaje de salida (QBC-LOVR) 60
5.2.1 Modelo dinámico y punto de equilibrio en DC 61
5.2.2 Selección de inductores 64
5.2.3 Análisis del rizo de voltaje y selección de capacitores 64
5.2.3.1 Comportamiento del rizo cuando $D > 0.5$ 66
5.2.3.2 Comportamiento del rizo cuando $D < 0.5$ 68

5.2.4 Comparación y discusión 70
5.2.5 Resultados experimentales 73
Referencias 75

Capítulo 6 Convertidor elevador cuadrático de bajo almacenamiento de energía (LES-QBC) 80
6.1 Principio de operación del convertidor elevador de bajo almacenamiento de energía 80
6.2 Convertidor elevador cuadrático de bajo almacenamiento de energía (LES-QBC) 81
6.2.1 El ciclo de trabajo 83
6.3 Modelado matemático del convertidor elevador cuadrático de bajo almacenamiento de energía (LES-QBC) 84
6.3.1 Una sola etapa de potencia 85
6.3.2 El convertidor de potencia LES-QBC 87
6.3.3 Los circuitos equivalentes del convertidor real (compuesto) 88
6.3.4 Calcular el rizo de voltaje en el puerto de salida 89
Referencias 92

Capítulo 7 El algoritmo de optimización del enjambre de partículas (PSO) .. 94
7.1 Algoritmo de optimización del enjambre de partículas (PSO) 94
7.2 Optimización de enjambre de partículas 94
7.3 Inicialización 95
7.4 Velocidad de actualización 96
7.5 Nueva generación de partículas 96
7.6 Ejemplo numérico 97
7.7 El problema desde el punto de vista de la optimización 99
Referencias 100

Capítulo 8 Simulación y resultados experimentales 101

Capítulo 9 Conclusiones y trabajos futuros 107
9.1 Conclusiones 107
9.2 Discusión 110
9.2.1 Discusión teórica y conceptual 110
9.2.2 Discusión sobre la optimización y el método PSO 110

9.2.3 Discusión sobre los resultados experimentales 111
9.2.4 Comparación con el estado del arte 112
9.2.5 Discusión sobre las implicaciones del diseño 112
9.3 Publicaciones 112
9.4 Trabajos futuros 113

Lista de figuras

2.1 Tiristor, IGBT y MOSFET 20
2.2 Energía solar fotovoltaica, eólica y vehículos eléctricos 21
2.3 Triángulo de potencias 23
2.4 Convertidor buck 24
2.5 Convertidor boost 24
2.6 Convertidor buck-boost 25
2.7 Energía solar fotovoltaica 27
2.8 Energía solar térmica 27
2.9 Energía eólica 28
2.10 Energía hidroeléctrica 28
2.11 Biomasa 29
2.12 Energía geotérmica 29
2.13 Energía marina 30
3.1 Convertidor boost 36
3.2 Convertidor buck 38
3.3 Convertidor buck-boost 39
5.1 a) El QBC-SSS; y sus circuitos equivalentes:
b) cuando el interruptor está cerrado, y
c) cuando el interruptor está abierto 47
5.2 a) Convertidor elevador tradicional,
b) Convertidor elevador cuadrático tradicional (QBC) 48
5.3 Comparación del estrés de voltaje para cada capacitor 48
5.4 Formas de onda analíticas relevantes del convertidor 50
5.5 Generalización de la topología del convertidor QBC-SSS 52
5.6 Modelos de circuito en CA de pequeña señal correspondientes
a las ecuaciones en (5.55)-(5.59) 56
5.7 a) Modelo de circuito equivalente en pequeña señal,
b) Modelo de circuito equivalente con transformadores ideales 57
5.8 Prototipo experimental 57
5.9 a) Formas de onda experimentales de la corriente en L_1, del voltaje de
salida y del voltaje del interruptor;

b) Formas de onda experimentales de la corriente en L_1, del voltaje de salida y del voltaje del interruptor..... 58
5.10 a) Formas de onda experimentales del voltaje en C_1, de la corriente en L_1 y del voltaje del interruptor;
b) Formas de onda experimentales del voltaje en C_2, de la corriente en L_1 y del voltaje del interruptor 59
5.11 Análisis de eficiencia del convertidor QBC-SSS.
a) Eficiencia global;
b) Comparación entre la ganancia ideal, la ganancia considerando parasiticidades y la ganancia experimental;
c) Distribución de pérdidas;
d) Imagen térmica del prototipo..... 59
5.12 Transitorio del voltaje de salida en operación en lazo cerrado con un punto de ajuste de $250\ V$ y:
a) Cambio escalón de $50\ V$ a $60\ V$ en el voltaje de entrada;
b) Cambio escalón de $50\ V$ a $40\ V$ en el voltaje de entrada;
c) Cambio escalón de $250\ W$ a $150\ W$ en la potencia de salida; y
d) Cambio escalón de $250\ W$ a $350\ W$ en la potencia de salida..... 60
5.13 Convertidor QBC-LOVR 61
5.14 a) QBC de un solo interruptor [5.38]-[5.42],
b) QBC emergente con energía almacenada reducida [5.44]-[5.45]..... 62
5.15 Ganancia de voltaje y estrés de voltaje en los capacitores para las topologías mostradas en la Figura 5.13 y Figura 5.14 63
5.16 Circuitos equivalentes según el estado de conmutación 65
5.17 Formas de onda importantes que muestran los rizos de voltaje cuando $D > 0.5$..... 66
5.18 Formas de onda importantes que muestran los rizos de voltaje cuando $D < 0.5$..... 68
5.19 Curvas $P - V$ y puntos de operación para el ejemplo; $v_{pv1}\ y\ v_{pv3}$ indican los puntos de operación extremos 71
5.20 a) Rizo de voltaje de salida en todo el rango de operación.
b) Energía almacenada en los capacitores durante todo el rango de operación..... 72
5.21 Configuración experimental y prototipo:
a) Diagrama en bloques;

b) Fotografía 73
5.22 Capturas de osciloscopio de las formas de onda del convertidor operando con: a) $D < 0.5$, b) $D \approx 0.5$ y c) $D > 0.5$ 74
6.1 La topología del LESBC 80
6.2 El convertidor elevador tradicional 81
6.3 La topología LES-QBC 82
6.4 a) Topología de una etapa de circuito único,
b) Estado de conmutación del convertidor cuando el interruptor está cerrado,
c) estado de conmutación del convertidor cuando el interruptor está abierto 85
6.5 Funciones de conmutación del LES-QBC y su relación con el ciclo de trabajo D 88
6.6 Estados de conmutación del convertidor con dos funciones de conmutación: a) $\{s_1, s_2\} = \{0,0\}$; b) $\{s_1, s_2\} = \{0,1\}$; c) $\{s_1, s_2\} = \{1,0\}$; y d) $\{s_1, s_2\} = \{1,1\}$. 89
6.7 Descripción de OVR: (a) zoom en el OVR, tiempos y pendientes, (b) estado {1,1}, (c) estado {1,0}, (d) estado {1,1}, (e) estado {0,1}. 91
7.1 OVR en el rango de operación descrito (relación de trabajo de 0.55 a 0.65) con $C_1 = C_2 = 11\ \mu F$ 98
7.2 Capacitores de energía almacenada en el ejemplo descrito en el que $C_1 = C_2 = 11\ \mu F$ 98
8.1 Resultados cuando $D = 0.65$,
a) señales en el diseño no optimizado: rizo del voltaje de salida (azul), i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$,
b) Resultados cuando $D = 0.65$: señales en el diseño optimizado (misma descripción que (a)),
c) Resultados cuando $D = 0.65$: rizos de voltaje de salida calculadas. 102
8.2 Resultados cuando $D = 0.60$,
a) señales en el diseño no optimizado: rizo del voltaje de salida (azul), i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$,
b) Resultados cuando $D = 0.60$: señales en el diseño optimizado (misma descripción que (a)),
c) Resultados cuando $D = 0.60$: rizos de voltaje de salida calculadas. 103

8.3 Resultados cuando $D = 0.55$,
a) señales en el diseño no optimizado: rizo del voltaje de salida (azul),
i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$,
b) Resultados cuando $D = 0.55$: señales en el diseño optimizado
(misma descripción que (a)),
c) Resultados cuando $D = 0.55$: rizos de voltaje de salida calculadas..... 104
8.4 Prototipo experimental 106

Lista de tablas

5.1 Parámetros del prototipo experimental 58
5.2 Comparación del voltaje en los capacitores 63
5.3 Parámetros de los paneles solares 70
6.1 Parámetros del Convertidor Elevador Cuadrático de Bajo Almacenamiento de Energía (LES-QBC) 83
6.2 Variables y parámetros del modelo del convertidor LES-QBC 85
6.3 Estados de conmutación del convertidor LES-QBC 88
6.4 Componentes del rizo de voltaje en el convertidor LES-QBC 91
7.1 Parámetros y variables del algoritmo PSO 95
7.2 Etapas del algoritmo PSO 96
7.3 Formulación del problema de optimización 99
8.1 Resultados experimentales para D=0.65 en el LES-QBC 105
8.2 Resultados experimentales para D=0.60 en el LES-QBC 105
8.3 Resultados experimentales para D=0.55 en el LES-QBC 105
8.4 Resultados comparativos para los tres ciclos de trabajo en el LES-QBC 105

Agradecimientos

Deseo expresar mi más sincero agradecimiento a mi director de tesis, el Dr. Julio César Rosas Caro, por su guía constante, su paciencia y sus valiosas aportaciones académicas, las cuales fueron fundamentales para el desarrollo y la culminación de este trabajo doctoral.

Agradezco de manera especial a mi codirector, el Dr. Héctor Rogelio Robles Campos, por su apoyo, disposición y observaciones oportunas, que enriquecieron significativamente esta investigación y fortalecieron su rigor académico.

Asimismo, extiendo mi agradecimiento al Dr. Antonio Valderrábano González, sinodal de esta tesis, por el tiempo dedicado a la revisión del manuscrito y por sus comentarios y sugerencias, que contribuyeron a mejorar la calidad del trabajo final.

Finalmente, expreso mi más profundo agradecimiento a mi familia. A mi esposa, María de Lourdes, por su amor incondicional, su comprensión y su apoyo constante a lo largo de este proceso; y a mis hijos, Sergio, Alejandro, Sofía y David, por su paciencia, su alegría y por ser siempre mi mayor motivación. Su acompañamiento fue esencial para alcanzar este logro.

Dedicatoria

A mis padres, Isabel y Trinidad, cuyo amor y ejemplo perduran más allá del tiempo y cuya presencia sigue acompañando cada uno de mis pasos.

A mi esposa, María de Lourdes, y a mis hijos, Sergio, Alejandro, Sofía y David, por su amor infinito, su paciencia inquebrantable y por ser la razón y la fuerza que hicieron posible llegar hasta aquí.

Capítulo 1

Introducción

1.1 Motivación e introducción

La electrónica de potencia es una disciplina fundamental en la ingeniería eléctrica moderna, cuya función principal es la conversión y el control eficiente de la energía eléctrica en sus diversas formas. A lo largo de las últimas décadas, este campo ha experimentado un crecimiento significativo, impulsado por el desarrollo de dispositivos semiconductores de alta eficiencia y la creciente demanda de aplicaciones que requieren un manejo flexible y confiable de la energía [1.1], [1.2].

En la actualidad, la transición hacia un sistema energético sostenible y basado en fuentes renovables constituye uno de los mayores retos globales. La integración de energías limpias, como la solar fotovoltaica y la eólica, plantea desafíos técnicos debido a la naturaleza variable e intermitente de estas fuentes. En este contexto, los convertidores electrónicos de potencia desempeñan un papel esencial, al permitir adaptar los niveles de voltaje y corriente de los generadores renovables a los requerimientos de la red eléctrica o de los dispositivos de consumo [1.3], [1.4].

Dentro de las múltiples topologías de conversión, los convertidores CC-CC destacan por su versatilidad y por ser elementos clave en aplicaciones que van desde los sistemas fotovoltaicos hasta los vehículos eléctricos [1.5]. Estos convertidores permiten ajustar la energía proveniente de fuentes de bajo voltaje, como los paneles solares o las celdas de combustible, a los niveles de operación requeridos [1.6]-[1.7]. Sin embargo, las arquitecturas tradicionales, como el convertidor boost, presentan limitaciones en condiciones de alta ganancia de voltaje, lo cual ha motivado el estudio de nuevas topologías. Una de las contribuciones más recientes en ese campo es la topología denominada Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC por sus siglas en inglés) [1.8]-[1.9]. Este trabajo se centra en el estudio de dicho convertidor y en cómo, mediante una adecuada selección de los capacitores, es posible disminuir el rizo de voltaje en la salida, sin aumentar el tamaño de los elementos pasivos.

1.2 Hipótesis

La hipótesis central de esta investigación plantea que:

"Es posible disminuir el rizo de voltaje de salida del Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC por sus siglas en inglés) mediante una selección adecuada de sus capacitores sin aumentar la energía almacenada en los capacitores. En este nuevo procedimiento de diseño, las capacitancias de los capacitores no son forzosamente iguales, y estos nuevos valores de capacitancia, se pueden obtener con un algoritmo de optimización numérica."

1.3 Justificación

La creciente electrificación de los sistemas productivos, el transporte y las infraestructuras energéticas requiere soluciones electrónicas que ofrezcan eficiencia, robustez y escalabilidad. En particular, los convertidores de baja energía almacenada constituyen una alternativa atractiva, pues permiten reducir el tamaño y el costo de los componentes pasivos (inductores y capacitores), al mismo tiempo que favorecen la miniaturización y la integración de sistemas electrónicos [1.10].

Por otro lado, la reducción de la energía almacenada en elementos pasivos de almacenamiento como capacitores (e inductores), suele reflejarse en un incremento del rizo de voltaje (o corriente). Resolver este compromiso entre operación deseada, cumplimiento de las especificaciones, y compacidad resulta crucial para avanzar en la integración masiva de fuentes renovables y en el desarrollo de sistemas electrónicos portátiles y embebidos [1.11].

En este escenario, el estudio de nuevas topologías, como el Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC, por sus siglas en inglés), constituye una aportación relevante. Este convertidor presenta un menor requerimiento de energía en capacitores en comparación con topologías cuadráticas tradicionales, manteniendo niveles de rizo similares o menores. Optimizar su diseño mediante algoritmos heurísticos, como el Particle Swarm Optimization (PSO), ofrece una vía novedosa para alcanzar un desempeño superior en términos de calidad de energía, eficiencia y densidad de potencia [1.12].

1.4 Objetivos y contribuciones

Objetivo general

- Analizar, modelar y optimizar el Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC), con el fin de reducir el rizo de voltaje mediante una selección optimizada de la capacitancia en sus capacitores sin aumentar la energía total almacenada en los componentes pasivos.

Objetivos específicos

1. Revisar los fundamentos teóricos de la electrónica de potencia y su relación con las energías renovables.
2. Describir y analizar las topologías básicas de convertidores DC-DC (buck, boost, buck-boost) y su relación con aplicaciones energéticas.
3. Estudiar el papel del almacenamiento de energía en inductores y capacitores dentro de los convertidores de potencia, identificando beneficios y limitaciones.
4. Estudiar el Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC).
5. Implementar un método de optimización basado en enjambre de partículas (PSO) para la selección de capacitores en el LES-QBC.
6. Validar el desempeño del convertidor propuesto mediante simulaciones y resultados experimentales.

Contribuciones principales

- Desarrollar un modelo del Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC) orientado a la minimización del rizo de voltaje en la salida mediante la selección de la capacitancia de sus capacitores.
- Realizar la optimización mediante un algoritmo PSO con la restricción de no aumentar la energía total almacenada.
- Validación experimental del desempeño del convertidor, confirmando la hipótesis de investigación.

1.5 Organización de la tesis

La presente tesis está organizada en nueve capítulos.

- El Capítulo 1 introduce la motivación, la hipótesis, la justificación y los objetivos de la investigación.
- El Capítulo 2 presenta los fundamentos de la electrónica de potencia y su relación con las energías renovables.
- El Capítulo 3 describe las principales topologías de convertidores DC-DC: boost, buck y buck-boost.
- El Capítulo 4 analiza el papel del almacenamiento de energía en inductores y capacitores, así como los beneficios y desventajas de reducirlo.
- El Capítulo 5 revisa el estado del arte de los convertidores DC-DC de alta ganancia, con énfasis en topologías cuadráticas de baja energía almacenada, identificando las bases que motivan la propuesta del convertidor LES-QBC desarrollada posteriormente.
- El Capítulo 6 introduce el convertidor elevador cuadrático de baja energía almacenada (LES-QBC) y su modelado matemático.
- El Capítulo 7 desarrolla el algoritmo de optimización por enjambre de partículas (PSO) aplicado al diseño del LES-QBC.
- El Capítulo 8 presenta las simulaciones y resultados experimentales que validan el desempeño del convertidor propuesto.
- Finalmente, el Capítulo 9 expone las conclusiones, la discusión de los resultados obtenidos, las publicaciones derivadas del trabajo y posibles líneas de investigación futura.

Referencias

[1.1] M. H. Rashid, *Power Electronics: Circuits, Devices and Applications*, 4th ed. Boston, MA, USA: Pearson, 2013.

[1.2] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*, 3rd ed. Hoboken, NJ, USA: Wiley, 2003.

[1.3] J. Rodríguez, J. Pontt, and P. Correa, "Power electronics in renewable energy systems," *IEEE Industrial Electronics Magazine*, vol. 1, no. 3, pp. 18–27, Sept. 2007.

[1.4] H. Abu-Rub, M. Malinowski, and K. Al-Haddad, *Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications*. Hoboken, NJ, USA: Wiley-IEEE Press, 2014.

[1.5] B. K. Bose, "Power electronics and motor drives—Recent technology advances," *IEEE Transactions on Industrial Electronics*, vol. 56, no. 2, pp. 581–588, Feb. 2009.

[1.6] J. G. Kassakian, M. F. Schlecht, and G. C. Verghese, *Principles of Power Electronics*. Reading, MA, USA: Addison-Wesley, 1991.

[1.7] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, 2nd ed. New York, NY, USA: Springer, 2001.

[1.8] Lopez-Santos, O.; Mayo-Maldonado, J.C.; Rosas-Caro, J.C.; Valdez-Resendiz, J.E.; Zambrano-Prada, D.A.; Ruiz-Martinez, O.F. Quadratic boost converter with low-output voltage ripple. IET Power Electron. 2020, 13, 1605–1612.

[1.9] López-Santos, O.; Varón, N.L.; Rosas-Caro, J.C.; Mayo-Maldonado, J.C.; Valdez-Reséndiz, J.E. Detailed Modeling of the Low Energy Storage Quadratic Boost Converter. IEEE Trans. Power Electron. 2022, 37, 1885–1904.

[1.10] M. A. Eissa and J. Wang, "Power converter miniaturization through reduced energy storage," *IEEE Transactions on Industrial Electronics*, vol. 59, no. 4, pp. 1639–1647, Apr. 2012.

[1.11] B. Bryant and M. K. Kazimierczuk, "Voltage ripple analysis in DC-DC converters with reduced energy storage," *IEEE Transactions on Circuits and Systems I*, vol. 54, no. 5, pp. 993–1001, May 2007.

[1.12] J. Solis-Rodriguez, J. C. Rosas-Caro, A. Alejo-Reyes, and J. E. Valdez-Resendiz, "Optimal Selection of Capacitors for a Low Energy Storage Quadratic Boost Converter (LES-QBC)," *Energies*, vol. 16, no. 6, p. 2510, Mar. 2023.

Capítulo 2
Electrónica de potencia

2.1 Electrónica de potencia

La electrónica de potencia es una disciplina de la ingeniería eléctrica que comprende el estudio, diseño y aplicación de dispositivos electrónicos para el control y la conversión eficiente de la energía eléctrica. Su función principal es modificar las características de la energía —como el voltaje, la corriente, la frecuencia o la forma de onda— para adaptarla a las necesidades específicas de cargas, fuentes o sistemas [2.1].

Desde su surgimiento en la década de 1950 con el desarrollo del tiristor, la electrónica de potencia ha evolucionado significativamente, permitiendo la integración de componentes más rápidos, compactos y eficientes como los transistores bipolares de puerta aislada (IGBT) y los transistores de efecto de campo de óxido metálico (MOSFET) [2.2]. Estos dispositivos han permitido el desarrollo de aplicaciones cada vez más exigentes en términos de velocidad de conmutación, densidad de potencia y eficiencia energética.

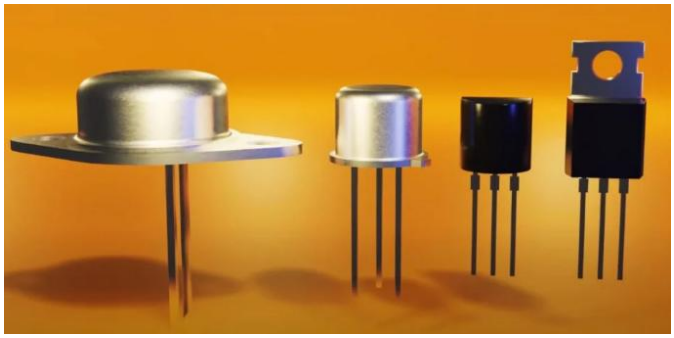


Figura 2.1 Tiristor, IGBT y MOSFET [2.3]

Las aplicaciones de la electrónica de potencia abarcan múltiples sectores. En sistemas de energía renovable, como la energía solar fotovoltaica o la eólica, los convertidores electrónicos permiten adaptar la energía generada a los requerimientos de la red o de las cargas [2.4]. En la industria automotriz, los vehículos eléctricos utilizan convertidores de potencia para gestionar la transferencia de energía entre la batería, el motor y los sistemas auxiliares [2.5]. En el sector industrial, los variadores de velocidad permiten el control preciso de

motores eléctricos, mejorando la eficiencia energética de los procesos productivos [2.6].



Figura 2.2 Energía solar fotovoltaica, eólica y vehículos eléctricos [2.7]

Además de sus múltiples aplicaciones, la electrónica de potencia se caracteriza por la alta eficiencia de conversión que ofrece, con rendimientos que frecuentemente superan el 95 %, y por su capacidad de respuesta rápida ante cambios en la carga o la fuente. Sin embargo, también enfrenta desafíos como la generación de armónicos, la necesidad de sistemas de enfriamiento y la complejidad en el diseño de controladores y protecciones.

En resumen, la electrónica de potencia es una tecnología habilitadora clave para lograr una gestión energética moderna, flexible y sostenible, siendo fundamental en el desarrollo de infraestructuras inteligentes, movilidad eléctrica y generación distribuida.

2.1.1 Tipos de potencia eléctrica

La potencia eléctrica se analiza de manera distinta dependiendo de si el sistema es corriente alterna (CA) o corriente continua (CC), porque en cada caso las variables de voltaje y corriente se comportan de forma diferente.

2.1.1.1 Tipos de potencia eléctrica en corriente alterna

En los sistemas eléctricos de corriente alterna (CA), la energía se manifiesta en diferentes formas de potencia que deben ser claramente diferenciadas para el análisis, diseño y control de dispositivos de conversión. Los principales tipos de potencia eléctrica en CA son: potencia activa, potencia reactiva y potencia aparente.

Potencia activa P

La potencia activa P (también llamada potencia real o efectiva) representa la porción de energía eléctrica que se convierte en trabajo útil, como movimiento mecánico, iluminación o calor. P se mide en Watts (W) y está asociada con el componente en fase de la corriente respecto al voltaje. En términos matemáticos, para un sistema monofásico, se define como:

$$P = V_{rms} I_{rms} \cos(\varphi) \tag{2.1}$$

donde:

- V_{rms} es el valor eficaz del voltaje (V)
- I_{rms} es el valor eficaz de la corriente (A)
- φ es el ángulo de desfase entre el voltaje y la corriente [2.8].

Potencia reactiva Q

La potencia reactiva Q representa la energía que oscila entre la fuente y los elementos reactivos (inductores y capacitores) del sistema. Aunque no realiza trabajo útil, es necesaria para el funcionamiento de dispositivos que requieren campos magnéticos o eléctricos. Q se mide en Volt-Amperes Reactivos (VAR) y se expresa como:

$$Q = V_{rms} I_{rms} \sin(\varphi) \tag{2.2}$$

Un exceso de potencia reactiva puede sobrecargar las líneas de transmisión y disminuir la eficiencia del sistema, por lo que su compensación es una parte esencial del diseño de redes eléctricas [2.9].

Potencia aparente S

La potencia aparente S es el producto del voltaje y la corriente sin considerar el desfase. S representa la potencia total que debe ser suministrada por la fuente y se mide en Volt-Amperes (VA):

$$S = V_{rms} I_{rms} \tag{2.3}$$

En el plano complejo, la potencia aparente es la magnitud del vector potencia, cuyas componentes ortogonales son la potencia activa y la potencia reactiva. Estas relaciones se ilustran en el triángulo de potencias [2.10].

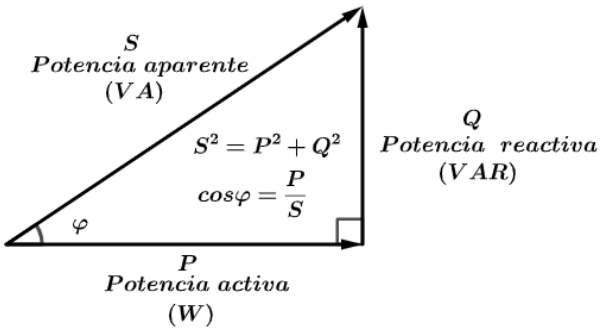


Figura 2.3 Triángulo de potencias

Factor potencia

El factor de potencia (FP**)** es una medida de eficiencia en el uso de la potencia. Se define como la razón entre la potencia activa y la potencia aparente:

$$FP = \frac{P}{S} = \cos(\varphi) \tag{2.4}$$

Un factor de potencia cercano a 1 indica un uso eficiente de la energía, y un factor de potencia menor a 1 indica una alta presencia de potencia reactiva, lo que implica un uso ineficiente de la energía eléctrica. Por ello, en sistemas industriales y comerciales se utilizan bancos de capacitores o filtros activos para su corrección [2.11].

2.1.1.2 Tipos de potencia eléctrica en corriente continua

En corriente continua (CC), la potencia eléctrica se reduce únicamente a la potencia activa, ya que no existen desfases entre voltaje y corriente. Matemáticamente se expresa como:

$$P = V \cdot I \tag{2.5}$$

donde V es el voltaje en Volts (V) e I la corriente en Amperes (A). Esta relación representa la tasa real de transferencia de energía eléctrica hacia la carga, convirtiéndose directamente en trabajo útil en forma de calor, movimiento o luz [2.12], [2.13].

2.1.2 Tipos de convertidores de potencia

Los convertidores de potencia son dispositivos fundamentales en electrónica de potencia, cuya función es modificar la forma de la energía eléctrica (voltaje, corriente o frecuencia) para adaptarla a las características requeridas por las cargas o por las

fuentes. Estos dispositivos operan mediante conmutación electrónica, utilizando semiconductores de potencia que permiten una conversión eficiente con mínimas pérdidas [2.14].

Dependiendo del tipo de entrada y salida eléctrica, los convertidores se clasifican en cuatro grandes categorías: AC-DC, DC-AC, DC-DC, y AC-AC. Cada uno de ellos cumple funciones específicas y se emplea en diversas aplicaciones industriales, residenciales, vehiculares y de generación de energía.

Convertidores AC-DC (rectificadores)

Los convertidores AC-DC, conocidos como rectificadores, transforman corriente alterna en corriente continua. Son ampliamente utilizados en fuentes de alimentación, cargadores de baterías, sistemas HVDC y equipos electrónicos. Existen rectificadores controlados (usando tiristores) y no controlados (usando diodos), siendo los primeros capaces de ajustar el voltaje de salida mediante técnicas de control de disparo [2.15]. Para mejorar la calidad de la señal rectificada, se utilizan filtros que eliminan el contenido armónico.

Convertidores DC-DC

Los convertidores DC-DC transforman niveles de voltaje de corriente continua. Se dividen principalmente en tres tipos:

- Buck: reduce el voltaje de entrada.

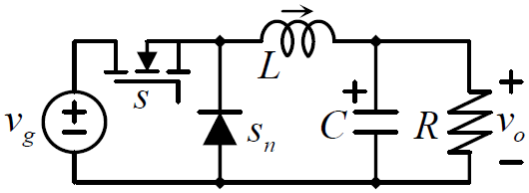


Figura 2.4 Convertidor buck

- Boost: incrementa el voltaje de entrada.

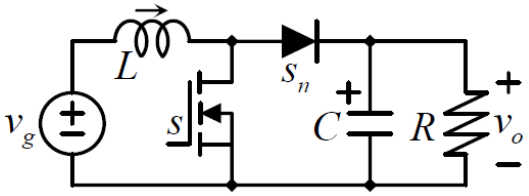


Figura 2.5 Convertidor boost

- Buck-boost: puede aumentar o disminuir el voltaje.

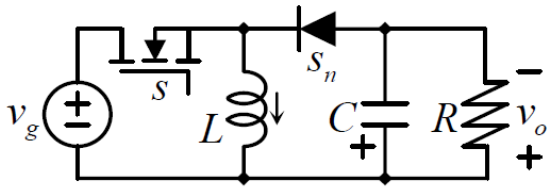


Figura 2.6 Convertidor buck-boost

Estos convertidores son fundamentales en aplicaciones como sistemas de energía solar, electrónica portátil, telecomunicaciones y vehículos eléctricos. Su eficiencia puede superar el 95%, gracias a la conmutación de alta frecuencia y al uso de técnicas modernas de modulación como la modulación por ancho de pulso (PWM/ Pulse Width Modulation**)** [2.16].

Convertidores DC-AC (inversores)

Los inversores convierten corriente continua en corriente alterna. Son esenciales en sistemas fotovoltaicos, sistemas UPS (alimentación ininterrumpida), y en la conversión de energía para motores de CA. Existen inversores de onda senoidal pura, modificada y cuadrada, siendo los primeros los más adecuados para cargas sensibles. Las topologías de inversores pueden ser monofásicas o trifásicas, y su control se realiza generalmente mediante PWM (Pulse Width Modulation / Modulación por Ancho de Pulso), SPWM **(**Sinusoidal Pulse Width Modulation / Modulación por Ancho de Pulso Sinusoidal) o modulación de vectores espaciales [2.17].

Convertidores AC-AC

Los convertidores AC-AC modifican parámetros de una señal de corriente alterna (amplitud, frecuencia o forma de onda). Existen dos tipos principales:

- Convertidores de frecuencia: como los variadores de velocidad utilizados en motores.
- Controladores de fase: empleados para regular potencia en sistemas de calefacción o iluminación.

Estos convertidores permiten un control preciso del flujo de energía en aplicaciones industriales y comerciales [2.18].

2.2. Energías renovables

La energía renovable se refiere a aquella que se obtiene de fuentes naturales capaces de regenerarse de manera continua y prácticamente inagotable a escala humana. Estas fuentes incluyen el sol, el viento, el agua, la biomasa y el calor geotérmico, y se caracterizan por su bajo impacto ambiental y su contribución a la reducción de gases de efecto invernadero [2.19].

A diferencia de los recursos fósiles —como el carbón, el petróleo y el gas natural— las fuentes renovables no se agotan con su uso, lo que las convierte en una alternativa estratégica frente al cambio climático y la crisis energética global. Además, muchas de ellas son locales y distribuidas, lo que favorece la descentralización de la generación eléctrica y mejora la seguridad energética [2.20].

El desarrollo tecnológico ha permitido la integración masiva de estas fuentes en los sistemas eléctricos modernos, particularmente mediante la conversión y control de la energía a través de la electrónica de potencia, lo que permite adaptarla a las condiciones de la red y las cargas. Sin embargo, estas fuentes presentan características particulares como intermitencia, variabilidad y dependencia climática, que requieren tecnologías de conversión y almacenamiento avanzadas para asegurar su viabilidad a gran escala [2.21].

En el contexto global, los objetivos de descarbonización y sostenibilidad han impulsado políticas públicas y regulaciones orientadas a incrementar la participación de las energías renovables en las matrices energéticas nacionales. De acuerdo con la Agencia Internacional de Energía Renovable (IRENA, organización intergubernamental que promueve la adopción generalizada y sostenible de todas las formas de energía renovable a nivel mundial), se espera que para 2050 más del 80 % de la electricidad provenga de fuentes renovables, principalmente solar y eólica [2.22].

2.2.1 Tipos de energía renovable

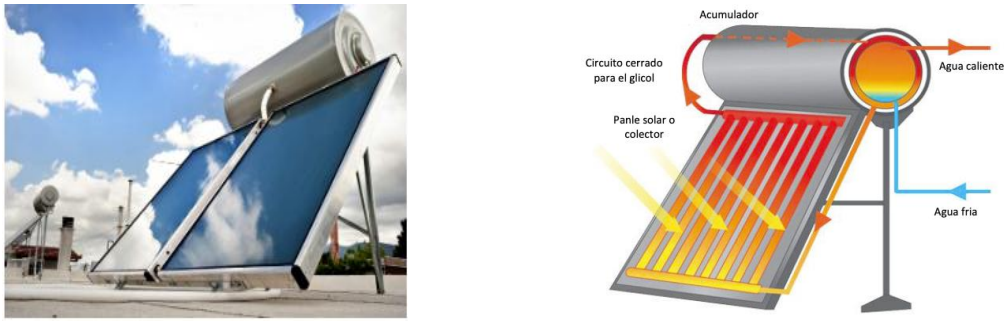
Las fuentes de energía renovable se clasifican en función del recurso natural del que provienen. Cada tipo tiene características técnicas, ventajas, desafíos y aplicaciones particulares. A continuación, se describen las principales fuentes de energía renovable utilizadas en la actualidad.

Energía solar

La energía solar aprovecha la radiación electromagnética del sol para generar electricidad o calor. Se divide en dos grandes categorías: energía solar fotovoltaica, que convierte la luz solar directamente en electricidad mediante células solares; y energía solar térmica, que utiliza colectores para calentar fluidos [2.23]. La energía solar fotovoltaica ha experimentado una gran expansión gracias a la reducción de costos y al desarrollo de inversores de alta eficiencia que permiten su integración en redes eléctricas [2.24].



Figura 2.7 Energía solar fotovoltaica [2.25]



a) b)

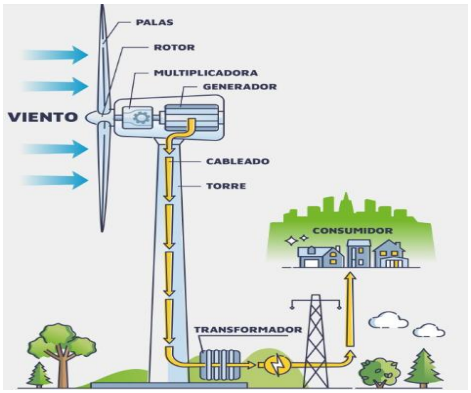
Figura 2.8 Energía solar térmica a) [2.26], b) [2.27]

Energía eólica

La energía eólica se obtiene a partir del movimiento del aire, utilizando aerogeneradores para transformar la energía cinética del viento en energía eléctrica. Los sistemas eólicos pueden ser onshore (en tierra) o offshore (en el mar), y su eficiencia depende de factores como la velocidad del viento, la ubicación y el diseño del aerogenerador. Esta tecnología ha alcanzado altos niveles de madurez y competitividad económica [2.28].



a)



b)

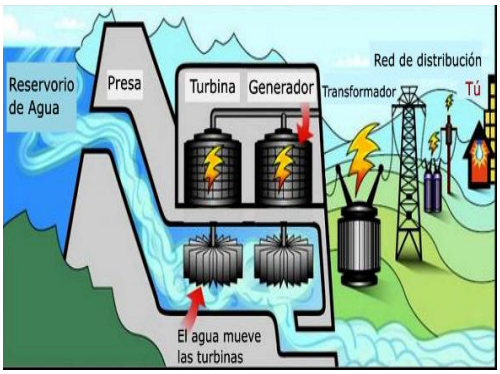
Figura 2.9 Energía eólica a) [2.29], b) [2.30]

Energía hidroeléctrica

La energía hidroeléctrica es una de las fuentes renovables más tradicionales y ampliamente utilizadas. Aprovecha el movimiento del agua, usualmente mediante represas, para accionar turbinas hidráulicas conectadas a generadores. Existen variantes como las centrales hidroeléctricas de pasada, de embalse, y las micro hidroeléctricas, adecuadas para comunidades aisladas [2.31].



a)



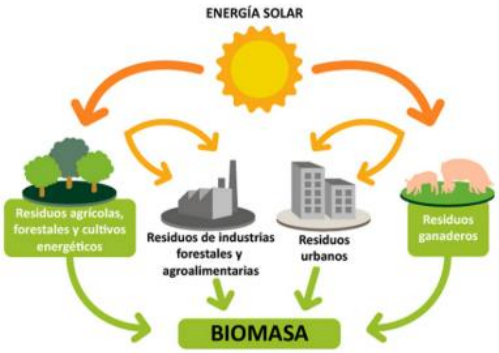
b)

Figura 2.10 Energía hidroeléctrica a) [2.32], b) [2.33]

Biomasa

La biomasa utiliza materia orgánica de origen vegetal o animal para generar calor, electricidad o biocombustibles. Este tipo de energía es renovable siempre que el ciclo de regeneración de la materia prima sea sostenible. La combustión directa, la digestión anaerobia y la gasificación son métodos comunes para la conversión energética de la biomasa [2.34].





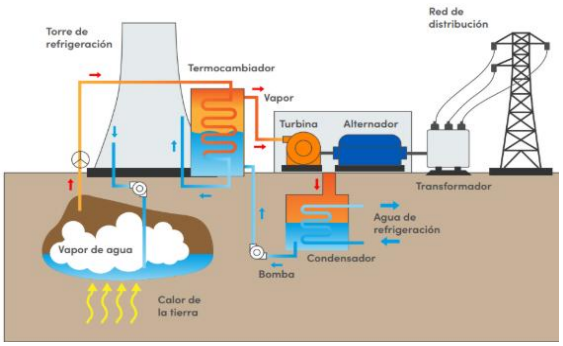
a) b)

Figura 2.11 Biomasa a) [2.35], b) [2.36]

Energía geotérmica

La energía geotérmica aprovecha el calor almacenado en el interior de la Tierra. Puede usarse para generación eléctrica en plantas geotérmicas o para calefacción en sistemas de climatización. Se trata de una fuente con gran potencial de disponibilidad continua, aunque limitada geográficamente a zonas con actividad tectónica significativa [2.37].



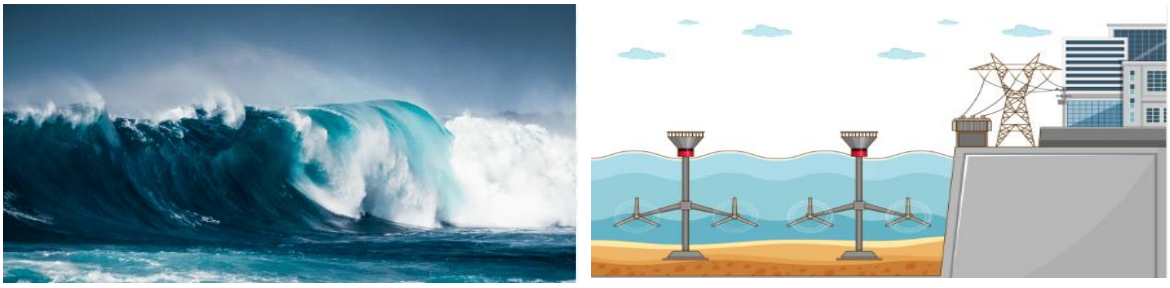


a) b)

Figura 2.12 Energía geotérmica a) [2.38], b) [2.39]

Energía marina

La energía marina se refiere a tecnologías que extraen energía de los océanos, incluyendo el movimiento de las olas (energía undimotriz), las mareas (mareomotriz), las corrientes marinas, y el gradiente térmico oceánico. Aunque aún en desarrollo, estas fuentes poseen un enorme potencial energético global [2.40].



a) b)

Figura 2.13 Energía marina a) [2.41], b) [2.42]

2.2.2 Electrónica de potencia y su relación con energías renovables

La electrónica de potencia desempeña un papel fundamental en la integración eficiente y confiable de las fuentes de energía renovable en los sistemas eléctricos modernos. Dado que la mayoría de estas fuentes generan energía en condiciones variables (en voltaje, corriente o frecuencia), los convertidores de potencia son esenciales para adaptar estas características a los requerimientos de carga o de la red eléctrica [2.43].

Por ejemplo, en sistemas solares fotovoltaicos, los inversores DC-AC convierten la corriente continua generada por los paneles en corriente alterna sincronizada con la red. Además, se utilizan convertidores DC-DC para maximizar la transferencia de potencia mediante técnicas de seguimiento del punto de máxima potencia Maximum Power Point Tracking (MPPT, por sus siglas en inglés) [2.44]. En la energía eólica, dependiendo de la topología del generador (síncrono o asíncrono), se requieren convertidores de frecuencia variable para adecuar la salida a la frecuencia de la red eléctrica [2.45].

Asimismo, los convertidores multinivel, inversores de fuente de corriente, e inversores basados en modulación por vector espacial SVPWM (Space Vector Pulse Width Modulation / Modulación por Ancho de Pulso mediante Vectores Espaciales) han permitido mejorar la calidad de onda, reducir el contenido armónico, y aumentar la eficiencia general del sistema. Estas tecnologías también facilitan la implementación de microrredes, almacenamiento energético y sistemas híbridos, integrando múltiples fuentes renovables con electrónica de potencia avanzada [2.5].

Además, los avances en semiconductores de banda ancha, como el carburo de silicio (SiC) y el nitruro de galio (GaN), están permitiendo el desarrollo de convertidores más compactos, eficientes y confiables, ideales para aplicaciones renovables distribuidas o móviles [2.46].

El uso de semiconductores de banda ancha, como el carburo de silicio (SiC) y el nitruro de galio (GaN), ha permitido incrementar significativamente la frecuencia de conmutación en convertidores DC-DC, lo cual tiene un impacto directo en la reducción del rizo de voltaje de salida [2.46], [2.48]. En términos generales, el rizo de voltaje es inversamente proporcional a la frecuencia de conmutación y a la capacitancia de salida, por lo que un aumento en la frecuencia permite disminuir el rizo sin necesidad de incrementar el valor de los capacitores [2.48].

Esta característica resulta especialmente relevante en el diseño de convertidores de baja energía almacenada, donde existe un compromiso fundamental entre el tamaño de los capacitores y el nivel de rizo permitido. En este contexto, el uso de dispositivos basados en GaN, debido a su alta movilidad electrónica y bajas capacitancias parásitas, permite operar a frecuencias de conmutación elevadas, facilitando la reducción del tamaño de los elementos pasivos y mejorando la densidad de potencia del convertidor [2.49].

Por otro lado, los dispositivos basados en SiC, aunque operan típicamente a frecuencias menores que GaN, ofrecen ventajas significativas en aplicaciones de mayor potencia y alto voltaje, gracias a su alta conductividad térmica y elevada capacidad de bloqueo, características propias de los semiconductores de banda ancha [2.46], [2.47]. Estas propiedades permiten mantener niveles reducidos de rizo de voltaje en condiciones de operación exigentes, sin comprometer la eficiencia ni la estabilidad del sistema [2.48].

En el contexto de las energías renovables, estas ventajas adquieren una relevancia aún mayor, ya que fuentes como la energía solar fotovoltaica y la eólica presentan naturaleza variable e intermitente, lo que exige convertidores capaces de adaptarse dinámicamente a cambios en las condiciones de operación [2.48]. Un bajo rizo de voltaje en la salida es fundamental para garantizar la calidad de la energía suministrada a la red o a las cargas, así como para mejorar el desempeño de sistemas de seguimiento del punto de máxima potencia (MPPT) y reducir estrés eléctricos en los componentes [2.48], [2.49].

En particular, en sistemas fotovoltaicos, donde los niveles de voltaje pueden variar ampliamente debido a cambios en irradiancia y temperatura, el uso de dispositivos GaN permite operar a alta frecuencia y reducir el tamaño de los filtros, mientras que los dispositivos SiC resultan adecuados para etapas de conversión de mayor potencia, como inversores o convertidores elevadores de alta tensión [2.48], [2.49]. De esta manera, ambas tecnologías contribuyen a mejorar la eficiencia, la compacidad y la confiabilidad de los sistemas de conversión de energía renovable.

En conjunto, la incorporación de tecnologías basadas en SiC y GaN permite relajar el compromiso tradicional entre rizo de voltaje y energía almacenada, posibilitando el diseño de convertidores más compactos, eficientes y con mejor desempeño dinámico [2.48].

Referencias

[2.1] M. H. Rashid, *Power Electronics: Circuits, Devices and Applications*, 4th ed. Boston, MA, USA: Pearson, 2013.

[2.2] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*, 3rd ed. Hoboken, NJ, USA: Wiley, 2003.

[2.3] Figura 2.1 Tiristor, IGBT y MOSFET. https://transistores.info/historia-del-transistor/

[2.4] J. Rodríguez, J. Pontt, and P. Correa, "Power electronics in renewable energy systems," *IEEE Industrial Electronics Magazine*, vol. 1, no. 3, pp. 18–27, Sept. 2007.

[2.5] H. Abu-Rub, M. Malinowski, and K. Al-Haddad, *Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications*. Hoboken, NJ, USA: Wiley-IEEE Press, 2014.

[2.6] B. K. Bose, "Power electronics and motor drives—Recent technology advances," *IEEE Transactions on Industrial Electronics*, vol. 56, no. 2, pp. 581–588, Feb. 2009.

[2.7] Figura 2.2 Energía solar fotovoltaica, eólica y vehículos eléctricos. https://www.deutschland.de/es/topic/medio-ambiente/transicion-energetica/el-futuro-de-la-transicion-energetica

[2.8] C. R. Paul, S. A. Nasar, and L. E. Unnewehr, *Introduction to Electrical Engineering*, 2nd ed., New York, NY, USA: McGraw-Hill, 1992.

[2.9] M. T. Doyle, *Reviewing the basics of power factor,* IEEE Ind. Appl. Mag., vol. 2, no. 4, pp. 59–66, Jul.-Aug. 1996.

[2.10] J. J. Grainger and W. D. Stevenson, *Power System Analysis*, New York, NY, USA: McGraw-Hill, 1994.

[2.11] H. Akagi, *Active harmonic filters,* Proc. IEEE, vol. 93, no. 12, pp. 2128–2141, Dec. 2005.

[2.12] C. K. Alexander and M. N. O. Sadiku, *Fundamentals of Electric Circuits*, 6th ed. New York, NY, USA: McGraw-Hill, 2017.

[2.13] J. D. Irwin and R. M. Nelms, *Basic Engineering Circuit Analysis*, 12th ed. Hoboken, NJ, USA: Wiley, 2021.

[2.14] B. K. Bose, *Power Electronics and Motor Drives: Advances and Trends*, Burlington, MA, USA: Academic Press, 2006.

[2.15] J. G. Kassakian, M. F. Schlecht, and G. C. Verghese, *Principles of Power Electronics*. Reading, MA, USA: Addison-Wesley, 1991.

[2.16] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, 2nd ed. New York, NY, USA: Springer, 2001.

[2.17] S. B. Dewan and A. Straughen, *Power Semiconductor Circuits*, New York, NY, USA: Wiley-Interscience, 1975.

[2.18] L. Gyugi and B. R. Pelly, *Static Power Frequency Changers: Theory, Performance and Application,* New York, NY, USA: Wiley-Interscience, 1976.

[2.19] M. Kaltschmitt, W. Streicher, and A. Wiese, *Renewable Energy: Technology, Economics and Environment,* Berlin, Germany: Springer, 2007.

[2.20] T. Ackermann, *Wind Power in Power Systems*, 2nd ed., Chichester, U.K.: Wiley, 2012.

[2.21] M. Godoy Simões and F. A. Farret, *Renewable Energy Systems: Design and Analysis with Induction Generators,* 2nd ed., Boca Raton, FL, USA: CRC Press, 2018.

[2.22] IRENA, *World Energy Transitions Outlook 2023,* International Renewable Energy Agency, Abu Dhabi, UAE, 2023. [Online]. Available: https://www.irena.org/publications

[2.23] J. A. Duffie and W. A. Beckman, *Solar Engineering of Thermal Processes*, 4th ed., Hoboken, NJ, USA: Wiley, 2013.

[2.24] M. Villalva and E. Ruppert, *Analysis and simulation of the P&O MPPT algorithm using a linearized PV array model,* IEEE Trans. Ind. Electron., vol. 55, no. 7, pp. 2622–2629, Jul. 2008.

[2.25] Figura 2.7 Energía solar fotovoltaica.
https://energiasolar1.com/blog/transformacion-de-la-energia-solar-a-electrica/

[2.26] Figura 2.8 Energía solar térmica a).
https://www.tecnigrado.com/servicios/energia-solar-termica/#None

[2.27] Figura 2.8 Energía solar térmica b). https://www.hogarsense.es/energia-solar/placas-solares-para-agua-sanitaria

[2.28] G. M. Joselin Herbert, S. Iniyan, E. Sreevalsan, and S. Rajapandian, *A review of wind energy technologies,* Renew. Sustain. Energy Rev., vol. 11, no. 6, pp. 1117–1145, Aug. 2007.

[2.29] Figura 2.9 Energía eólica a)
https://www.mynativeforest.com/blog/renewable-energy

[2.30] Figura 2.9 Energía eólica b). https://energyloop.es/como-funciona-un-aerogenerador/

[2.31] A. H. Naqvi and M. Naeem, *Hydropower Plants and Equipment: Fundamentals and Applications,* Cham, Switzerland: Springer, 2020.

[2.32] Figura 2.10 Energía hidroeléctrica a). https://greentology.life/2025/05/30/la-historia-y-ventajas-de-la-energia-hidraulica/

[2.33] Figura 2.10 Energía hidroeléctrica b). https://geologiaweb.com/recursos-naturales/como-funciona-energia-hidroelectrica/

[2.34] D. A. Tillman, *Biomass Energy Systems: Design and Operation*, New York, NY, USA: Academic Press, 1981.

[2.35] Figura 2.11 Biomasa a). https://www.repsol.com/es/energia-futuro/movilidad-sostenible/biomasa/index.cshtml

[2.36] Figura 2.11 Biomasa b). https://www.aplicasol.com/que-es-la-bio-masa/

[2.37] R. DiPippo, *Geothermal Power Plants: Principles, Applications, Case Studies and Environmental Impact,* 4th ed., Oxford, U.K.: Butterworth-Heinemann, 2016.

[2.38] Figura 2.12 Energía geotérmica
a) https://www.totalenergies.es/es/pymes/blog/geotermia-energia-geotermica-en-empresas

[2.39] Figura 2.12 Energía geotérmica b). https://unade.edu.mx/energia-geotermica-una-solucion-sostenible-para-el-futuro-energetico/

[2.40] A. Clément et al., *Wave energy in Europe: current status and perspectives,* Renew. Sustain. Energy Rev., vol. 6, no. 5, pp. 405–431, Oct. 2002

[2.41] Figura 2.13 Energía marina a). https://futuroelectrico.com/energia-marina/

[2.42] Figura 2.13 Energía marina b). https://www.greentecher.com/blog-energia-mareomotriz/?v=3d26b0b17065

[2.43] B. K. Bose, *Global energy scenario and impact of power electronics in 21st century,* IEEE Trans. Ind. Electron., vol. 60, no. 7, pp. 2638–2651, Jul. 2013.

[2.44] N. Femia, G. Petrone, G. Spagnuolo, and M. Vitelli, *Optimization of perturb and observe maximum power point tracking method,* IEEE Trans. Power Electron., vol. 20, no. 4, pp. 963–973, Jul. 2005.

[2.45] S. M. Muyeen, J. Tamura, and T. Murata, *Wind Energy Conversion Systems: Technology and Trends,* London, U.K.: Springer, 2012.

[2.46] J. Millán, P. Godignon, X. Perpiñà, A. Pérez-Tomás, and J. Rebollo, *A survey of wide bandgap power semiconductor devices,* IEEE Trans. Power Electron., vol. 29, no. 5, pp. 2155–2163, May 2014.

[2.47] B. J. Baliga, "Wide bandgap semiconductor power devices: Opportunities and challenges," IEEE Trans. Electron Devices, vol. 65, no. 12, pp. 4667–4677, Dec. 2018.

[2.48] H. Wang, A. M. Khambadkone, X. Yu and J. S. Lai, "Power electronics with wide bandgap devices: Opportunities and challenges," IEEE Trans. Power Electron., vol. 32, no. 9, pp. 6451–6467, Sept. 2017.

[2.49] Y. Zhang, Y. Wang and B. Zhang, "Review of GaN-based power devices and applications," IEEE Trans. Power Electron., vol. 36, no. 5, pp. 5567–5580, May 2021.

Capítulo 3
Convertidores DC-DC

Los convertidores DC-DC son dispositivos fundamentales en la electrónica de potencia moderna, ya que permiten modificar los niveles de voltaje continua de acuerdo con los requerimientos de diferentes sistemas eléctricos y electrónicos. Su función principal consiste en transformar una fuente de corriente continua de un nivel de voltaje a otro, manteniendo la eficiencia energética y la regulación de la salida bajo distintas condiciones de carga [3.1]. Estas topologías se encuentran presentes en una amplia gama de aplicaciones, que abarcan desde sistemas fotovoltaicos y equipos portátiles hasta vehículos eléctricos e infraestructura de telecomunicaciones [3.2], [3.4]. Dependiendo de la relación entre los niveles de entrada y salida, los convertidores DC-DC se clasifican principalmente en convertidores elevadores (boost), reductores (buck) y elevador-reductor (buck-boost) [3.5]. El diseño de estos convertidores involucra un compromiso entre eficiencia, densidad de potencia y complejidad del control [3.1]. Además, los avances recientes en semiconductores y técnicas de modulación han permitido desarrollar topologías conmutadas más compactas, eficientes y adaptadas a entornos de energía renovable y aplicaciones de baja potencia [3.6].

3.1 Convertidor elevador

El convertidor elevador o boost converter es una topología básica de conversión DC-DC que incrementa el nivel de voltaje de entrada a un nivel de salida superior. Este tipo de convertidor es ampliamente utilizado en aplicaciones donde la fuente de energía disponible proporciona un voltaje inferior al requerido por la carga o por el sistema. Su estructura básica está compuesta por un interruptor (generalmente un transistor MOSFET), un diodo, un inductor y un capacitor de salida [3.1].

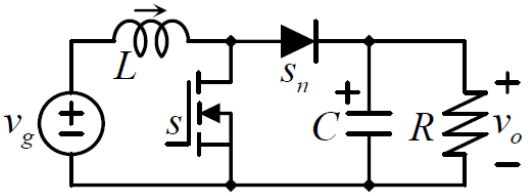


Figura 3.1 Convertidor boost

El principio de funcionamiento se basa en dos modos de operación: modo ON (cuando el interruptor está cerrado) y modo OFF (cuando el interruptor está abierto). En el modo ON, el inductor almacena energía del voltaje de entrada. En el modo OFF, la energía almacenada en el inductor se transfiere a la carga a través del diodo, sumándose al voltaje de entrada y elevando así el voltaje de salida [3.2].

Matemáticamente, bajo condiciones ideales y en régimen permanente, la relación entre el voltaje de salida V_o y el voltaje de entrada V_{in} viene dada por:

$$V_o = \frac{V_{in}}{1 - D} \tag{3.1}$$

donde D es el ciclo de trabajo (duty cycle) del interruptor, definido como la proporción del tiempo en que el interruptor está cerrado respecto al periodo total de conmutación.

El convertidor elevador es comúnmente utilizado en aplicaciones como sistemas fotovoltaicos, fuentes conmutadas, alimentación de LED, vehículos eléctricos, y convertidores intermedios en topologías más complejas [3.4].

No obstante, esta topología presenta desafíos en su control, especialmente en condiciones de carga ligera o variaciones bruscas en la demanda, así como en el diseño de filtros de salida que reduzcan el rizo de voltaje y las pérdidas por conmutación [3.5].

3.2 Convertidor reductor

El convertidor reductor, también conocido como buck converter, es una topología fundamental de conversión DC-DC utilizada para reducir el voltaje de una fuente de corriente continua a un nivel inferior. Es ampliamente empleado en aplicaciones que requieren una regulación eficiente del voltaje, como en circuitos electrónicos portátiles, microcontroladores, sistemas de control y cargas sensibles a sobrevoltajes [3.1].

La configuración básica del buck converter incluye un interruptor (generalmente un MOSFET o IGBT), un diodo de rueda libre, un inductor y un capacitor de salida. Su principio de funcionamiento también se basa en dos fases principales de conmutación: modo ON, donde el interruptor se cierra y la energía fluye directamente a través del inductor hacia la carga, y modo OFF, donde el interruptor se abre y el inductor sigue proporcionando corriente a la carga a través del diodo [3.6].

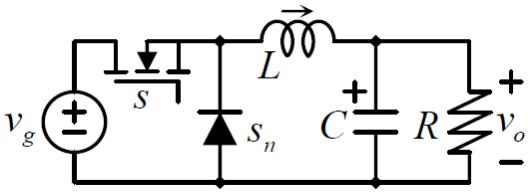


Figura 3.2 Convertidor buck

La relación de conversión de voltaje en condiciones ideales se expresa como:

$$V_o = D \cdot V_{in} \tag{3.2}$$

donde V_o es el voltaje de salida, V_{in} es el voltaje de entrada, y D es el ciclo de trabajo del interruptor principal (MOSFET o IGBT), definido como la fracción del periodo de conmutación durante la cual dicho interruptor permanece cerrado. Esta ecuación muestra que el voltaje de salida siempre será menor que el voltaje de entrada mientras $D < 1$ [3.3].

El convertidor reductor presenta ventajas significativas como su alta eficiencia, bajo contenido armónico en la corriente de salida y simplicidad de control. Sin embargo, el diseño debe considerar aspectos críticos como la selección adecuada del inductor y del capacitor para evitar oscilaciones, así como minimizar las pérdidas por conmutación [3.7].

Además, en aplicaciones modernas, se han propuesto variantes del convertidor reductor clásico, tales como el buck sincrónico, que reemplaza el diodo por un interruptor activo para reducir las pérdidas por conducción, lo cual es especialmente útil en aplicaciones de alta corriente [3.8].

3.3 Convertidor elevador-reductor

El convertidor elevador-reductor, comúnmente conocido como buck-boost, es una topología DC-DC versátil que permite tanto aumentar como disminuir el voltaje de salida respecto al voltaje de entrada. Su característica distintiva es que puede generar una salida con polaridad opuesta a la entrada (en su forma no inversora clásica), lo que lo hace útil en aplicaciones donde se requiere un voltaje negativo o una salida variable por encima o por debajo del nivel de entrada [3.1].

La estructura básica del convertidor buck-boost clásico está compuesta por un interruptor (MOSFET o IGBT), un diodo, un inductor y un capacitor de salida.

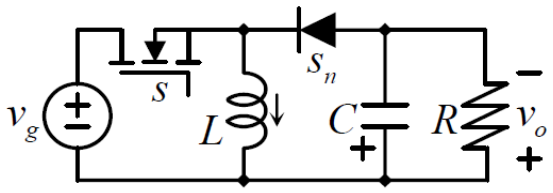


Figura 3.3 Convertidor buck-boost

Su funcionamiento se divide en dos modos:

- En el modo ON, el interruptor se cierra, permitiendo que el inductor almacene energía a partir de la fuente de entrada.
- En el modo OFF, el interruptor se abre, el diodo se polariza directamente, y la energía almacenada en el inductor se transfiere a la carga a través del condensador de salida [3.2].

La relación entre el voltaje de salida V_o y el voltaje de entrada V_{in} bajo condiciones ideales se expresa como:

$$V_o = \frac{D}{1-D} V_{in} \tag{3.3}$$

donde D es el ciclo de trabajo del interruptor principal (MOSFET o IGBT), definido como la fracción del periodo de conmutación durante la cual este permanece cerrado, permitiendo que el inductor almacene energía de la fuente de entrada. Esta ecuación evidencia que la salida es de polaridad negativa en la topología convencional [3.3].

Existen variantes modernas de esta topología, como el convertidor buck-boost no inversor, el SEPIC (Single-Ended Primary-Inductor Converter) y el Zeta, que superan la limitación de la inversión de polaridad y mejoran la calidad de la señal de salida [3.9].

El buck-boost se emplea ampliamente en sistemas de alimentación para baterías, electrónica portátil, dispositivos médicos, y en aplicaciones de energías renovables donde el voltaje de entrada varía significativamente, como en sistemas fotovoltaicos o baterías recargables [3.10].

A pesar de sus ventajas, esta topología presenta desafíos como el elevado rizo de corriente de entrada, mayor voltaje en los componentes activos y la complejidad en el diseño del control para mantener la estabilidad y eficiencia a lo largo de todo el rango de operación [3.11].

Referencias

[3.1] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, 2nd ed. New York, NY, USA: Springer, 2001.

[3.2] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*, 3rd ed. Hoboken, NJ, USA: Wiley, 2003.

[3.3] M. H. Rashid, *Power Electronics: Circuits, Devices and Applications*, 4th ed. Boston, MA, USA: Pearson, 2013.

[3.4] K. Siri, N. Mohan, and W. P. Robbins, *A boost converter with resonant switch*, IEEE Trans. Power Electron., vol. 6, no. 4, pp. 694–701, Oct. 1991.

[3.5] D. C. Hamill and P. T. Krein, *A 'classical' classification of switched-mode power supplies,* IEEE Power Electron. Lett., vol. 1, no. 2, pp. 29–32, Jun. 2003.

[3.6] B. K. Bose, *Modern Power Electronics and AC Drives*, Upper Saddle River, NJ, USA: Prentice Hall, 2002.

[3.7] G. Hua, C. S. Leu, Y. Jiang, and F. C. Lee, *Novel zero-voltage-transition PWM converters,* IEEE Trans. Power Electron., vol. 9, no. 2, pp. 213–219, Mar. 1994.

[3.8] K. Yao, Y. Meng, and F. C. Lee, *Design considerations for VRM transient response based on the output impedance,* IEEE Trans. Power Electron., vol. 18, no. 6, pp. 1326–1332, Nov. 2003.

[3.9] J. F. Kobayashi and I. Barbi, *A new non-inverting buck–boost converter with reduced voltage and current stress,* IEEE Trans. Power Electron., vol. 31, no. 12, pp. 8553–8562, Dec. 2016.

[3.10] K. C. Tseng and C. L. Huang, *High-efficiency single-inductor dual-output step-up/step-down converter for portable applications,* IET Power Electron., vol. 6, no. 7, pp. 1443–1450, Aug. 2013.

[3.11] Y. Jang and M. M. Jovanović, *A new family of full-bridge ZVS converters,* IEEE Trans. Power Electron., vol. 19, no. 3, pp. 701–708, May 2004.

Capítulo 4

Energía almacenada en convertidores de potencia

El estudio de la energía almacenada en los convertidores de potencia es esencial para comprender su comportamiento dinámico, eficiencia y estabilidad. En estos sistemas, la energía se almacena temporalmente en componentes pasivos, principalmente inductores y capacitores, que actúan como intermediarios en la transferencia de potencia entre la fuente y la carga [4.1]. La cantidad de energía almacenada influye directamente en la respuesta transitoria, el rizo de corriente y voltaje, así como en la capacidad del convertidor para mantener una regulación adecuada bajo variaciones de carga [4.2]. Un diseño óptimo busca equilibrar la energía almacenada con el tamaño, el costo y la eficiencia del sistema, factores críticos en aplicaciones modernas de alta densidad de potencia [4.5]. Además, los avances recientes en semiconductores y técnicas de conmutación a alta frecuencia han permitido reducir los requerimientos de energía almacenada, sin comprometer el desempeño global del convertidor [4.3]. Por ello, el análisis detallado del papel que desempeñan los elementos de almacenamiento es fundamental para el desarrollo de convertidores más compactos, eficientes y confiables.

4.1 Energía almacenada en inductores

En los convertidores de potencia, los inductores cumplen una función esencial al actuar como elementos de almacenamiento temporal de energía en forma de campo magnético. Esta energía se acumula cuando una corriente fluye a través del inductor, y se libera durante el ciclo de conmutación del convertidor, permitiendo la transferencia eficiente de energía entre la fuente y la carga.

La energía almacenada E_L en un inductor L atravesado por una corriente i está dada por la siguiente expresión:

$$E_L = \frac{1}{2} L i^2 \tag{4.1}$$

El comportamiento dinámico de los convertidores DC-DC, como los buck, boost y buck-boost, depende directamente de esta propiedad. En estos convertidores, el

inductor se carga durante una parte del ciclo de conmutación y se descarga durante otra, controlando así el flujo de energía [4.1].

El diseño del inductor implica una cuidadosa selección del valor de inductancia, la corriente máxima de operación, y características como la resistencia serie (se le denomina comúnmente como ESR, Equivalent Series Resistance) en corriente continua (DCR) y las pérdidas por histéresis. En aplicaciones de alta frecuencia, estas pérdidas se vuelven significativas y deben ser consideradas en el análisis térmico y de eficiencia del sistema [4.2].

Además, la selección del núcleo del inductor (ferrita, polvo de hierro, etc.) y su geometría afecta tanto la densidad de energía como la respuesta dinámica del convertidor. Una inductancia mal dimensionada puede generar rizo excesivo de corriente, afectar la estabilidad del lazo de control o incluso provocar saturación magnética, lo cual compromete el funcionamiento del sistema [4.5].

En tecnologías avanzadas, como los convertidores integrados o convertidores resonantes, la tendencia es minimizar la energía almacenada en los inductores para reducir el tamaño del sistema y mejorar la respuesta dinámica, aunque esto conlleva desafíos adicionales en términos de diseño de control y protección [4.3].

4.2 Energía almacenada en capacitores

Los capacitores son componentes fundamentales en los convertidores de potencia, utilizados principalmente para almacenar energía en forma de campo eléctrico y proporcionar estabilidad al voltaje de salida. La energía almacenada E_C en un capacitor C, cargado a un voltaje v, se calcula mediante la siguiente fórmula:

$$E_C = \frac{1}{2} C v^2 \tag{4.2}$$

Esta capacidad de almacenamiento permite a los capacitores actuar como acumuladores de energía que suavizan las fluctuaciones de voltaje causadas por la conmutación de los interruptores electrónicos y las variaciones de carga. Su uso es especialmente crítico en convertidores DC-DC, donde ayudan a mantener un voltaje de salida regulado y con bajo rizo [4.4].

El desempeño de los capacitores está influenciado por parámetros como la capacitancia, el voltaje nominal, la resistencia serie equivalente (ESR) y la respuesta en frecuencia. Una ESR elevada puede incrementar el rizo de voltaje y generar pérdidas por calor, afectando la eficiencia general del convertidor [4.6].

Los tipos de capacitores comúnmente empleados en electrónica de potencia incluyen electrolíticos, cerámicos y de película, cada uno con ventajas y limitaciones. Por ejemplo, los capacitores electrolíticos ofrecen alta capacitancia por volumen, pero tienen menor vida útil y respuesta en frecuencia en comparación con los cerámicos [4.7].

En sistemas modernos, donde se busca miniaturización y alta densidad de potencia, se tiende a reducir la cantidad de energía almacenada en capacitores, complementando esta estrategia con técnicas avanzadas de control y diseño de filtros activos [4.8].

4.3 Beneficios de reducir la energía almacenada en convertidores de potencia

En el diseño moderno de convertidores de potencia, existe una tendencia hacia la reducción de la energía almacenada en inductores y capacitores. Esta estrategia responde a las crecientes exigencias de miniaturización**,** respuesta dinámica mejorada **y** mayor eficiencia**,** especialmente en aplicaciones donde el espacio, el peso y el costo son factores limitantes, como en dispositivos móviles, aplicaciones automotrices y sistemas embebidos.

4.3.1 Reducción del tamaño y peso del sistema

Al utilizar inductores y capacitores más pequeños, se logra una disminución significativa en el volumen total del convertidor. Esto es especialmente ventajoso en aplicaciones portátiles y aeroespaciales, donde cada gramo o centímetro cúbico es crítico [4.9].

4.3.2 Mejora de la respuesta dinámica

Menores valores de energía almacenada permiten al sistema responder más rápidamente a cambios en la carga o en las condiciones de operación. Esto se traduce en menores sobre impulsos **y** mejor regulación transitoria**,** aspectos esenciales en aplicaciones con cargas dinámicas como los microprocesadores [4.10].

4.3.3 Facilidad de integración

Convertidores con menor requerimiento de almacenamiento energético pueden integrarse más fácilmente en circuitos integrados de potencia (PwrSoC) o en módulos híbridos, facilitando el desarrollo de soluciones compactas y de alta densidad de potencia [4.11].

4.3.4 Reducción del costo del sistema

La utilización de componentes pasivos más pequeños y económicos reduce el costo total del convertidor, especialmente en productos manufacturados a gran escala. Además, se disminuyen los costos asociados al ensamblaje y encapsulado [4.12].

4.3.5 Mayor eficiencia en alta frecuencia

En convertidores conmutados a altas frecuencias, la reducción del valor de los elementos pasivos puede minimizar las pérdidas por histéresis, corrientes parásitas y otros efectos no ideales que afectan el rendimiento general [4.13].

Estos beneficios, sin embargo, deben ser cuidadosamente equilibrados con las exigencias de estabilidad, filtrado de rizo y vida útil del sistema, como se analiza en la sección siguiente.

4.4 Desventajas de reducir la energía almacenada en convertidores de potencia

Si bien la tendencia moderna en el diseño de convertidores de potencia promueve la reducción de energía almacenada en elementos pasivos como inductores y capacitores, esta estrategia presenta varias desventajas técnicas que deben ser consideradas con precaución.

4.4.1 Aumento del rizo de corriente y voltaje

Una reducción en la inductancia y capacitancia disponibles implica un incremento en el rizo de corriente (current ripple) en el inductor y de rizo de voltaje (voltage ripple) en la salida. Esto puede afectar la calidad de la energía entregada a la carga, especialmente en aplicaciones sensibles como sistemas de comunicación o alimentación de circuitos analógicos [4.14].

4.4.2 Mayor sensibilidad a perturbaciones

Con menor energía almacenada, los convertidores se vuelven más susceptibles a perturbaciones externas, como fluctuaciones en la carga o en el voltaje de entrada. Esto puede derivar en una disminución de la estabilidad del sistema y una respuesta transitoria más abrupta, dificultando el cumplimiento de los márgenes de seguridad del diseño [4.15].

4.4.3 Complejidad de control

El control de convertidores con poca energía almacenada requiere estrategias avanzadas, como control predictivo, en tiempo real o en tiempo muerto reducido, para mantener un desempeño adecuado. Estas estrategias suelen incrementar la complejidad del diseño del lazo de control y del firmware asociado [4.16].

4.4.4 Limitación en la entrega de energía durante transitorios

En situaciones de carga repentina o corte temporal de la fuente, los elementos pasivos almacenan menos energía disponible para ser entregada a la carga. Esto puede ser crítico en aplicaciones donde se requiere robustez ante transitorios**,** como en fuentes ininterrumpidas (UPS) o sistemas médicos [4.17].

4.4.5 Mayor interferencia electromagnética (EMI)

Reducciones en la capacitancia y la inductancia también pueden implicar mayor variabilidad en los pulsos de corriente y voltaje**,** lo que se traduce en niveles más altos de ruido electromagnético**.** Esto complica el cumplimiento de las normativas de compatibilidad electromagnética (EMC) [4.18].

En resumen, aunque la reducción de energía almacenada aporta beneficios en cuanto a tamaño, eficiencia y velocidad de respuesta, es necesario equilibrar cuidadosamente estos aspectos con los desafíos técnicos asociados, adaptando el diseño del convertidor al entorno operativo específico.

Referencias

[4.1] M. H. Rashid, *Power Electronics: Circuits, Devices and Applications*, 4th ed. Boston, MA, USA: Pearson, 2013.

[4.2] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, 2nd ed. New York, NY, USA: Springer, 2001.

[4.3] M. A. Eissa and J. Wang, "Power converter miniaturization through reduced energy storage," *IEEE Transactions on Industrial Electronics*, vol. 59, no. 4, pp. 1639–1647, Apr. 2012.

[4.4] B. Bryant and M. K. Kazimierczuk, "Voltage ripple analysis in DC-DC converters with reduced energy storage," *IEEE Transactions on Circuits and Systems I*, vol. 54, no. 5, pp. 993–1001, May 2007.

[4.5] J. A. Ferreira, *The use of inductors in power electronic converters*, IEEE Trans. Ind. Appl., vol. 31, no. 3, pp. 498–504, May/Jun. 1995.

[4.6] T. J. Miller, *Capacitor technologies for power electronics applications*, IEEE Trans. Ind. Appl., vol. 45, no. 4, pp. 1340–1348, Jul.–Aug. 2009.

[4.7] J. A. Ferreira, *The use of capacitors in power electronic converters,* IEEE Trans. Ind. Appl., vol. 31, no. 2, pp. 328–333, Mar/Abr. 1995.

[4.8] G. Leloup and D. Frey, *Impact of reduced passive components on the dynamic performance of DC–DC converters,* IEEE Trans. Ind. Electron., vol. 65, no. 5, pp. 4197–4206, May 2018.

[4.9] A. V. Peterchev and S. R. Sanders, *Quantization resolution and limit cycle oscillations in digitally controlled PWM converters,* IEEE Trans. Power Electron., vol. 18, no. 1, pp. 301–308, Jan. 2003.

[4.10] J. Sun, *Small-signal methods for AC analysis of switched-mode power converters,* IEEE Trans. Power Electron., vol. 20, no. 2, pp. 328–337, Mar. 2005.

[4.11] D. Ma, W.-H. Ki, and C.-Y. Tsui, *An integrated one-cycle control buck converter with adaptive output and dual-loop feedback for output voltage tracking,* IEEE J. Solid-State Circuits, vol. 41, no. 1, pp. 194–204, Jan. 2006.

[4.12] G. Hua and F. C. Lee, *Soft-switching techniques in DC/DC converters,* IEEE Trans. Power Electron., vol. 11, no. 1, pp. 109–115, Jan. 1996.

[4.13] J. Zhou and H. S. H. Chung, *Design of control algorithms for fast transient response in low-energy converters,* IEEE Trans. Power Electron., vol. 22, no. 4, pp. 1227–1236, Jul. 2007.

[4.14] S. Cuk and R. D. Middlebrook, *A general unified approach to modeling switching-converter power stages,* IEEE Power Electron. Specialists Conf., pp. 18–34, 1976.

[4.15] H. Wu and X. He, *Single-stage high power-factor rectifier with reduced energy storage requirements,* IEEE Trans. Ind. Electron., vol. 51, no. 3, pp. 634–641, Jun. 2004.

[4.16] K. Siri, C. Q. Lee, and T. F. Wu, *Current distribution control for paralleled power converters,* IEEE Trans. Ind. Electron., vol. 42, no. 6, pp. 574–581, Dec. 1995.

[4.17] R. Redl and N. O. Sokal, *Near-optimum dynamic regulation of DC-DC converters using feedforward of output current and input voltage with current-mode control,* IEEE Trans. Power Electron., vol. 1, no. 3, pp. 181–192, Jul. 1986.

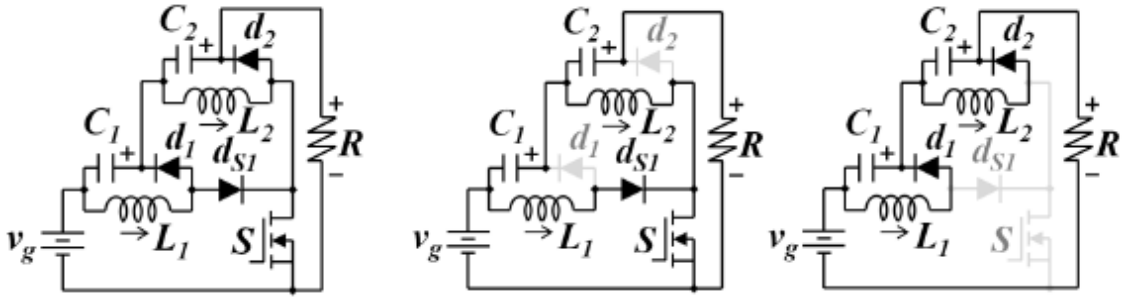
[4.18] M. Kazimierczuk, *Pulse-Width Modulated DC-DC Power Converters*, 2nd ed., Hoboken, NJ,

Capítulo 5

Topología del estado del arte previo

5.1 El Convertidor elevador cuadrático basado en etapas de conmutación apilables (QBC-SSS)

El QBC-SSS es un convertidor elevador cuadrático recientemente propuesto [5.46], cuya topología se muestra en la Figura 5.1(a) y está compuesto por un único interruptor activo (S), tres diodos (d_1, d_2, d_{S1}), dos capacitores (C_1, C_2) y dos inductores (L_1, L_2).



a) b) c)

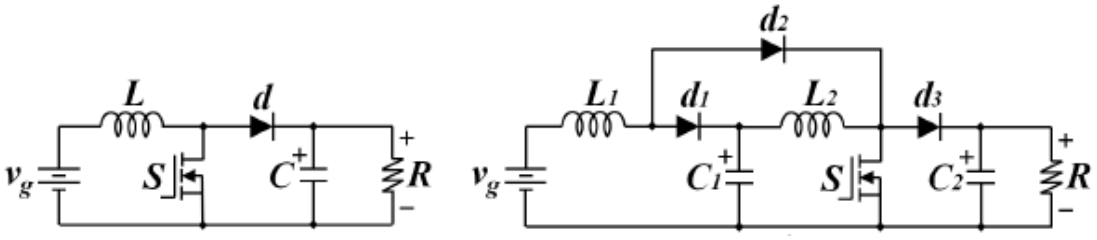
Figura 5.1 a) El QBC-SSS; y circuitos equivalentes: b) cuando el interruptor está cerrado, y c) cuando el interruptor está abierto.

5.1.1 Comparación con otras topologías

En comparación con el convertidor elevador tradicional (ver Figura 5.2(a) [5.25]), la topología del QBC-SSS presenta una ganancia cuadrática utilizando solo unos pocos componentes adicionales: un capacitor, un inductor y dos diodos. Las principales ventajas del QBC-SSS frente al convertidor cuadrático tradicional mostrado en la Figura 5.2(b) ([5.21], [5.26]) incluyen: menor estrés de voltaje en ambos capacitores, y estructura modular, que permite extender la configuración del convertidor fácilmente para incrementar la ganancia mediante la adición de más celdas de conmutación. Esta última característica será explicada con más detalle en la Sección 5.1.6.

Otras aproximaciones posibles de convertidores cuadráticos se encuentran en [5.20], [5.23], [5.27], [5.28]. Por ejemplo, en [5.23], [5.27] se presenta un convertidor cuadrático de un solo interruptor, similar al QBC-SSS, pero en ese caso los

capacitores almacenan una cantidad considerable de energía, ya que el primer capacitor bloquea un voltaje igual a $V_g/(1-D)$ mientras que el segundo bloquea $V_g/(1-D)^2$. En [5.20], [5.28], se propone un convertidor cuadrático no aislado de un solo interruptor, en el cual el transistor también bloquea el voltaje de salida, pero presenta una reducción en el voltaje del primer capacitor, el cual bloquea $V_g D/(1-D)$ en lugar de $V_g/(1-D)$, lo que representa una reducción de voltaje respecto a [5.23], [5.27].



a) b)

Figura 5.2 a) Convertidor elevador tradicional, b) Convertidor elevador cuadrático tradicional (QBC).

La Figura 5.3 ilustra la relación entre la ganancia de voltaje y el ciclo de trabajo (D) del convertidor QBC-SSS. Esta figura permite comparar el estrés de voltaje en los capacitores de la topología del QBC-SSS con respecto al de la topología cuadrática tradicional mostrada en la Figura 5.2(b) [5.26]. Como puede observarse en la Figura 5.3, para un valor arbitrario del ciclo de trabajo, los voltajes a través de los capacitores C_1 y C_2 son siempre menores que los de sus contrapartes en el convertidor cuadrático tradicional. Por lo tanto, el uso de capacitores con menor voltaje nominal constituye una gran ventaja, ya que permite aumentar la densidad de potencia y reducir el costo total del convertidor.

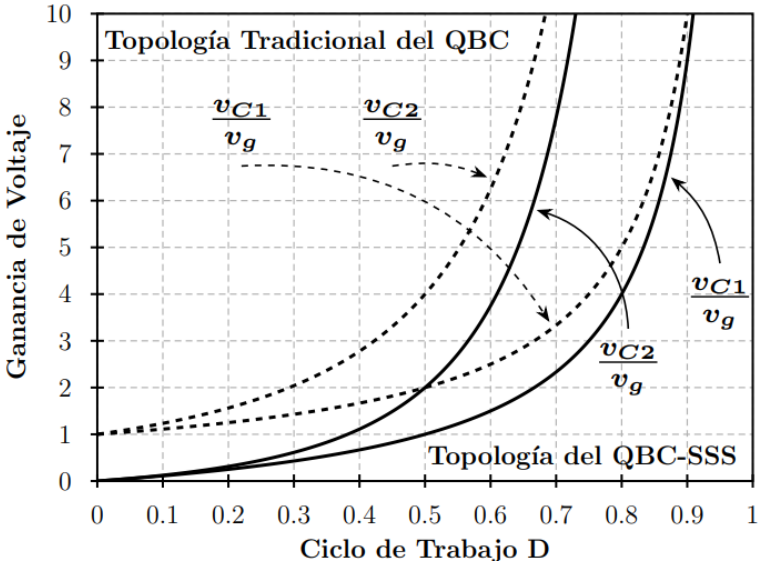


Figura 5.3 Comparación del estrés de voltaje para cada capacitor.

5.1.2 Modelado de gran señal y análisis en estado estacionario

Como se muestra en la Figura 5.1, el convertidor QBC-SSS tiene dos circuitos equivalentes que resultan de los estados de conmutación. En el siguiente análisis se consideran los supuestos estándar en electrónica de potencia, tales como la aproximación de pequeño rizo (*small-ripple approximation*, [5.25]) para el voltaje en los capacitores y el modo de conducción continua para las corrientes a través de los inductores L_1 y L_2.

Cuando el interruptor S está cerrado (ver Figura 5.1(b)), la corriente a través de L_1 es la misma que fluye por el diodo d_{S1}, el diodo d_1 está polarizado en inversa y bloquea el voltaje $v_{C1} + v_g$. El diodo d_2 también está en inversa, bloqueando el voltaje $v_{C1} + v_{C2} + v_g$. Mientras S y d_{S1} están conduciendo, las corrientes a través de L_1 y L_2 aumentan con pendientes de v_g/L_1 y $(v_g + v_{C1})/L_2$ respectivamente. Este estado de conmutación puede describirse mediante el siguiente modelo diferencial:

$$Interruptor\ cerrado: \begin{cases} L_1 \dfrac{di_{L_1}}{dt} = v_g & (5.1) \\ C_1 \dfrac{dv_{C_1}}{dt} = -i_{L_2} - \dfrac{v}{R} & (5.2) \\ L_2 \dfrac{di_{L_2}}{dt} = V_g + v_{C_1} & (5.3) \\ C_2 \dfrac{dv_{C_2}}{dt} = -\dfrac{v}{R} & (5.4) \end{cases}$$

Cuando el interruptor S está abierto (ver Figura 5.1(c)), el inductor L_1 se descarga con una pendiente igual a v_{C1}/L_1, lo que hace que el diodo d_1 se polarice en directa y el capacitor C_1 se cargue. De forma análoga, el inductor L_2 se descarga con una pendiente v_{C2}/L_2, provocando la conducción del diodo d_2 y la carga del capacitor C_2. El diodo d_{S1} se encuentra en inversa, bloqueando el voltaje en C_2. El modelo diferencial correspondiente es:

$$Interruptor\ abierto: \begin{cases} L_1 \dfrac{di_{L_1}}{dt} = -v_{C_1} & (5.5) \\ C_1 \dfrac{dv_{C_1}}{dt} = -i_{L_1} - \dfrac{v}{R} & (5.6) \\ L_2 \dfrac{di_{L_2}}{dt} = -v_{C_2} & (5.7) \\ C_2 \dfrac{dv_{C_2}}{dt} = i_{L_2} - \dfrac{v}{R} & (5.8) \end{cases}$$

En ambos casos, el voltaje de salida se define como $v = V_g + v_{C1} + v_{C2}$, es decir, la suma del voltaje de entrada y los voltajes en los capacitores C_1 y C_2.

El funcionamiento del circuito se ilustra en la Figura 5.4, donde se muestran las formas de onda analíticas de las corrientes en los inductores L_1 y L_2, y de los voltajes

en los capacitores C_1 y C_2durante una secuencia de conmutación. De acuerdo con esta figura, ambos inductores se cargan simultáneamente cuando el interruptor está cerrado, aunque con diferentes pendientes. Cuando el interruptor se abre, L_1 se descarga a través de C_1 y L_2 se descarga a través de C_2. De este modo, las pendientes de carga y descarga de cada elemento permiten una interpretación clara de las ondulaciones de corriente y voltaje.

Considerando las corrientes de los inductores y los voltajes de los capacitores como variables de interés, el modelo promediado, obtenido por el método de promediado de estados [5.25] de las ecuaciones (5.1) − (5.8), es el siguiente:

$$Modelo\ promediado: \begin{cases} L_1 \dfrac{dI_{L_1}}{dt} = DV_g - (1-D)V_{C_1} & (5.9) \\ C_1 \dfrac{dV_{C_1}}{dt} = -DI_{L_2} + (1-D)I_{L_1} - \dfrac{V}{R} & (5.10) \\ L_2 \dfrac{dI_{L_2}}{dt} = D\left(V_g + V_{C_1}\right) - (1-D)V_{C_2} & (5.11) \\ C_2 \dfrac{dV_{C_2}}{dt} = (1-D)I_{L_2} - \dfrac{V}{R} & (5.12) \end{cases}$$

donde D es el ciclo de trabajo, y las variables en mayúsculas denotan valores promedio sobre un período. El conjunto de ecuaciones en (5.9) − (5.12) representa un modelo dinámico no lineal de gran señal, ya que describe la dinámica del convertidor en un rango amplio de operación. Este modelo es fundamental para derivar la ganancia de voltaje del convertidor, ya que, en estado estacionario, los voltajes promedio en los capacitores y las corrientes promedio en los inductores son constantes (asumiendo, como es usual, una pequeña ondulación en las trayectorias reales).

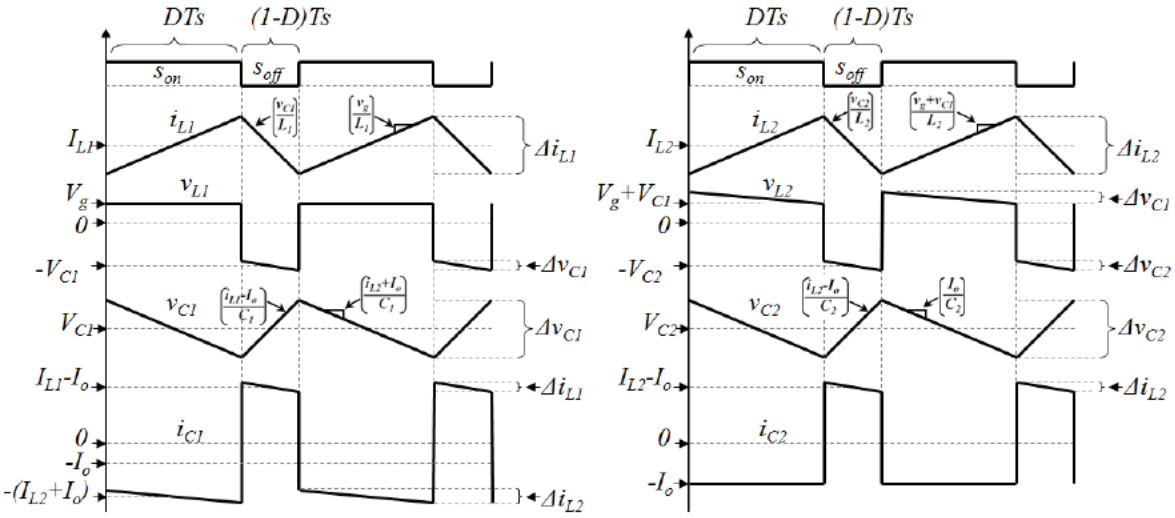


Figura 5.4 Formas de onda analíticas relevantes del convertidor

Por lo tanto, al despreciar los términos derivados en el lado izquierdo de (5.9) − (5.12), los voltajes en los capacitores y las corrientes en los inductores en estado estacionario pueden expresarse como:

$$V_{C_1} = \frac{DV_g}{1-D} \tag{5.13}$$

$$V_{C_2} = \frac{DV_g}{(1-D)^2} \tag{5.14}$$

$$I_{L_1} = \frac{V}{(1-D)^2 R} \tag{5.15}$$

$$I_{L_2} = \frac{V}{(1-D)R} \tag{5.16}$$

Mientras que el voltaje de salida V_O está dado por:

$$V = V_g + V_{C_1} + V_{C_2} = \frac{V_g}{(1-D)^2} \tag{5.17}$$

Obsérvese que la ecuación (5.17) coincide con la ganancia del convertidor elevador cuadrático tradicional**.** Además, a partir de las ecuaciones (5.1) − (5.8), como se ilustra en la Figura 5.4, los rizos de corriente y voltaje están dadas por:

$$\begin{cases} \Delta i_{L_1} \coloneqq \dfrac{V_g}{2L_1} DT_s & (5.18) \\ \Delta i_{L_2} \coloneqq \dfrac{V_g + V_{C_1}}{2L_2} DT_s & (5.19) \\ \Delta V_{C_1} \coloneqq \dfrac{I_{L_1} - \dfrac{V}{R}}{2C_1} DT_s & (5.20) \\ \Delta V_{C_2} \coloneqq \dfrac{I_{L_2} - \dfrac{V}{R}}{2C_2} DT_s & (5.21) \end{cases}$$

A partir de las ecuaciones (5.18) − (5.21), los valores de inductores y capacitores pueden calcularse fácilmente a partir de las especificaciones del rizo de corriente y voltaje.

5.1.3 Análisis de ganancia considerando el ESR del inductor

La ganancia de voltaje puede analizarse considerando la técnica de promediado tradicional y, en este caso, también tomando en cuenta la resistencia serie equivalente (ESR) de los inductores. De acuerdo con sus estados de conmutación equivalentes, la dinámica de las variables de estado (voltaje promedio en los inductores y corriente promedio en los capacitores) puede expresarse como sigue:

$$L_1 \frac{dI_{L_1}}{dt} = DV_g - (1-D)V_{C_1} - R_{L_1} i_{L_1} i \tag{5.22}$$

$$C_1 \frac{dV_{C_1}}{dt} = -DI_{L_2} + (1-D)I_{L_1} - \frac{V}{R} \tag{5.23}$$

$$L_2 \frac{dI_{L_2}}{dt} = D\left(V_g + V_{C_1}\right) - (1-D)V_{C_2} - R_{L_2} i_{L_2} i \tag{5.24}$$

$$C_2 \frac{dV_{C_2}}{dt} = (1-D)I_{L_2} - \frac{V}{R} \tag{5.25}$$

$$V = V_g + V_{C_1} + V_{C_2} \tag{5.26}$$

Las ecuaciones $(5.22) - (5.26)$ representan el modelo dinámico promedio no lineal completo del convertidor. En este caso, el modelo se usa únicamente para derivar las magnitudes en estado estacionario. En el régimen estacionario, las variables de estado deben ser constantes (un pequeño rizo es aceptable), por lo que al anular los términos del lado izquierdo de $(5.22) - (5.26)$puede verificarse fácilmente que:

$$\frac{V}{V_g} = \frac{1}{(D')^2 + \dfrac{\dfrac{R_{L_1}}{(D')^2} + R_{L_2}}{R}} \tag{5.27}$$

lo cual corresponde a la ganancia total del convertidor, incluyendo las resistencias parásitas, donde $D' := 1 - D$.

5.1.4 Extensión modular de la topología

Una extensión general de la topología para un convertidor elevador exponencial se muestra en la Figura 5.5**.**

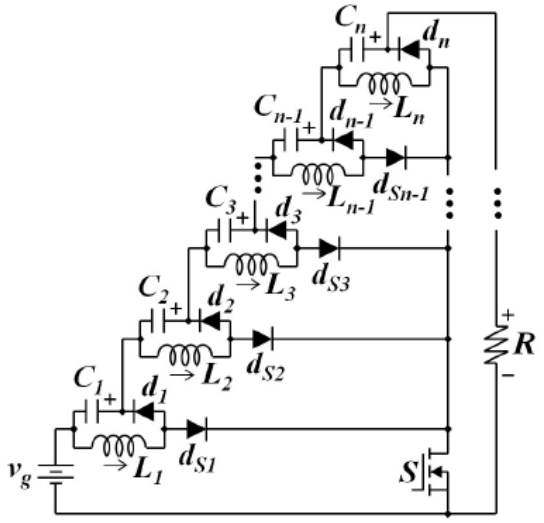


Figura 5.5 Generalización de la topología del convertidor QBC-SSS

Como puede observarse, las etapas de conmutación están compuestas únicamente por dos diodos, un capacitor y un inductor, y pueden incrementarse fácilmente para aumentar la ganancia de voltaje de salida. Esta característica particular hace que el convertidor sea ideal para sistemas de conversión de potencia modulares.

El modelo dinámico generalizado para el convertidor elevador exponencial de la Figura 5.5 también puede extenderse para su análisis, como se muestra en las ecuaciones (5.28-5.33):

$$Extendido: \begin{cases} L_1 \dfrac{dI_{L_1}}{dt} = DV_g + (1-D)\left(-V_{C_1}\right) & (5.28) \\ C_1 \dfrac{dV_{C_1}}{dt} = D\left(-\dfrac{V}{R} - I_{L_2} - \cdots - I_{L_n}\right) + (1-D)\left(I_{L_1} - \dfrac{V}{R}\right) & (5.29) \\ L_2 \dfrac{dI_{L_2}}{dt} = D\left(V_g + V_{C_1}\right) + (1-D)\left(-V_{C_2}\right) & (5.30) \\ C_2 \dfrac{dV_{C_2}}{dt} = D\left(-\dfrac{V}{R} - I_{L_3} - \cdots - I_{L_n}\right) + (1-D)\left(I_{L_2} - \dfrac{V}{R}\right) & (5.31) \\ \vdots \\ L_n \dfrac{dI_{L_n}}{dt} = D\left(V_g + V_{C_1} + V_{C_2} + \cdots + V_{C_{n-1}}\right) + (1-D)\left(-V_{C_n}\right) & (5.32) \\ C_n \dfrac{dV_{C_n}}{dt} = D\left(-\dfrac{V}{R}\right) + (1-D)\left(I_{L_n} - \dfrac{V}{R}\right) & (5.33) \end{cases}$$

donde $V = V_g + V_{C_1} + V_{C_2} + \cdots + V_{C_n}$. El cálculo de la ganancia en estado estacionario para el caso general produce un voltaje de salida n-exponencial, expresado como:

$$V = V_g + V_{C_1} + V_{C_2} = \frac{V_g}{(1-D)^n} \tag{5.34}$$

De forma análoga al análisis de ganancia del caso cuadrático considerando las resistencias ESR de los inductores, se puede obtener la siguiente expresión de ganancia para el caso general extendido, donde las ESR se denotan por R_{L_i}, con $i = 1,2,\ldots,n$, es decir:

$$\frac{V}{V_g} = \frac{1}{(D')^2 + \dfrac{H}{R}} \tag{5.35}$$

donde

$$H := \frac{R_{L_1}}{(D')^{2(n-1)}} + \frac{R_{L_2}}{(D')^{2(n-3)}} + \cdots + \frac{R_{L_{(n-1)}}}{(D')^{2(n-(n-1))}} + \frac{R_{L_n}}{(D')^{2(n-n)}} \tag{5.36}$$

Para simplificar la exposición, en las siguientes secciones el análisis se enfoca en el caso cuadrático, ya que los cálculos y análisis de los casos extendidos son análogos.

5.1.5 Modelado de pequeña señal

En algunas aplicaciones, como los sistemas de gestión de baterías o los sistemas con carga fija**,** no es necesario operar los convertidores de potencia en un rango amplio de funcionamiento. Además, en estos casos es posible aprovechar la teoría de control lineal para facilitar la implementación, utilizando un modelo de pequeña señal [5.25]. En esta sección se deriva dicho modelo, así como el circuito equivalente que facilita su interpretación física.

Se comienza utilizando el modelo promedio mostrado en $(5.9) - (5.12)$. En esta ocasión, se consideran variables que son aproximadamente constantes con respecto a un punto de operación, es decir, se adopta la siguiente notación:

$$Modelo\ promedio\ pequeña\ ondulación: \begin{cases} L_1 \dfrac{di_{L_1}}{dt} = dv_g + (1-d)\left(-v_{C_1}\right) & (5.37) \\ C_1 \dfrac{dv_{C_1}}{dt} = (1-d)i_{L_1} - di_{L_2} - \dfrac{v}{R} & (5.38) \\ L_2 \dfrac{di_{L_2}}{dt} = d\left(v_g + v_{C_1}\right) + (1-d)\left(-v_{C_2}\right) & (5.39) \\ C_2 \dfrac{dv_{C_2}}{dt} = (1-d)i_{L_2} - \dfrac{v}{R} & (5.40) \end{cases}$$

Se requiere una ecuación adicional que describa el componente de corriente continua (DC) de la corriente de entrada, con el fin de modelar el puerto de entrada del convertidor mediante un circuito equivalente. En el convertidor QBC-SSS, la corriente de entrada promedio $\langle i_g \rangle$ está dada por (5.41) y (5.42):

$$\langle i_g \rangle = d\left(-i_{L_1} - i_{L_2} - \frac{v}{R}\right) + (1-d)\left(-\frac{v}{R}\right) \quad (5.41)$$

$$\langle i_g \rangle = d\left(-i_{L_1} - i_{L_2}\right) - \frac{v}{R} \quad (5.42)$$

El sistema no lineal en $(5.37) - (5.40)$ se linealiza construyendo un modelo de pequeña señal, lo cual se realiza considerando que todas las variables están compuestas por valores de equilibrio $\left(I_{L_1}, V_{C_2},\ etc\right)$ y pequeñas señales de AC $\left(\hat{\imath}_{L_1}, \hat{v}_{C_2},\ etc\right)$, es decir

$$Variables\ de\ pequeña\ señal \begin{cases} v_g = V_g + \hat{v}_g & (5.43) \\ i_g = I_g + \hat{\imath}_g & (5.44) \\ d = D + \hat{d} & (5.45) \\ i_{L_1} = I_{L_1} + \hat{\imath}_{L_1} & (5.46) \\ i_{L_2} = I_{L_2} + \hat{\imath}_{L_2} & (5.47) \\ v_{C_1} = V_{C_1} + \hat{v}_{C_1} & (5.48) \\ v_{C_2} = V_{C_2} + \hat{v}_{C_2} & (5.49) \end{cases}$$

Se asume que las variaciones de AC son pequeñas en comparación con los valores DC. Sustituyendo (5.43) − (5.49) en (5.37) − (5.40) y (5.42), se obtiene el siguiente sistema:

$$\begin{cases} L_1 \dfrac{d\left(I_{L_1} + \hat{\imath}_{L_1}\right)}{dt} = \left(D + \hat{d}\right)\left(V_g + \hat{v}_g\right) + \left(1 - D - \hat{d}\right)\left(-V_{C_1} - \hat{v}_{C_1}\right) & (5.50) \\ C_1 \dfrac{d\left(V_{C_1} + \hat{v}_{C_1}\right)}{dt} = \left(1 - D - \hat{d}\right)\left(I_{L_1} + \hat{\imath}_{L_1}\right) - \left(D + \hat{d}\right)\left(I_{L_2} + \hat{\imath}_{L_2}\right) - \dfrac{V + \hat{v}}{R} & (5.51) \\ L_2 \dfrac{d\left(I_{L_2} + \hat{\imath}_{L_2}\right)}{dt} = \left(D + \hat{d}\right)\left(V_g + \hat{v}_g + V_{C_1} + \hat{v}_{C_1}\right) + \left(1 - D - \hat{d}\right)\left(-V_{C_2} - \hat{v}_{C_2}\right) & (5.52) \\ C_2 \dfrac{d\left(V_{C_2} + \hat{v}_{C_2}\right)}{dt} = \left(1 - D - \hat{d}\right)\left(I_{L_2} + \hat{\imath}_{L_2}\right) - \dfrac{V + \hat{v}}{R} & (5.53) \\ \left\langle I_g + \hat{\imath}_g \right\rangle = \left(D + \hat{d}\right)\left(-I_{L_1} + \hat{\imath}_{L_1} - I_{L_2} - \hat{\imath}_{L_2}\right) - \dfrac{V + \hat{v}}{R} & (5.54) \end{cases}$$

Nótese que las derivadas de los valores constantes $I_{L_1}, V_{C_1}, I_{L_2}, V_{C_2}$ en (5.50) − (5.54) son iguales a cero. Además, los términos no lineales de segundo orden (por ejemplo $\hat{d}\hat{v}_g$), son mucho más pequeños que los términos lineales de primer orden (por ejemplo, $D\hat{v}_g$), y por lo tanto pueden despreciarse. Como los términos DC en el lado derecho de las ecuaciones se cancelan entre sí, el sistema reducido queda de la siguiente forma:

$$\textit{Modelo de pequeña señal} \begin{cases} L_1 \dfrac{d\hat{\imath}_{L_1}}{dt} = \hat{d}\left(V_g + V_{C_1}\right) - \hat{v}_{C_1} + D\left(\hat{v}_g + \hat{v}_{C_1}\right) & (5.55) \\ C_1 \dfrac{d\hat{v}_{C_1}}{dt} = \hat{\imath}_{L_1} - \hat{d}I_{L_1} - \hat{d}I_{L_2} - D\hat{\imath}_{L_1} - D\hat{\imath}_{L_2} - \dfrac{\hat{v}}{R} & (5.56) \\ L_2 \dfrac{d\hat{\imath}_{L_2}}{dt} = \hat{d}\left(V_g + V_{C_1} + V_{C_2}\right) - \hat{v}_{C_2} + D\left(\hat{v}_g + \hat{v}_{C_1} + \hat{v}_{C_2}\right) & (5.57) \\ C_2 \dfrac{d\hat{v}_{C_2}}{dt} = \hat{\imath}_{L_2} - \hat{d}I_{L_2} - D\hat{\imath}_{L_2} - \dfrac{\hat{v}}{R} & (5.58) \\ \hat{\imath}_g = -\hat{d}I_{L_1} - \hat{d}I_{L_2} - D\hat{\imath}_{L_1} - D\hat{\imath}_{L_2} - \dfrac{\hat{v}}{R} & (5.59) \end{cases}$$

Las ecuaciones en (5.55) − (5.59) constituyen el sistema linealizado de pequeña señal, que describe las variaciones en los elementos de almacenamiento de energía y en la corriente de entrada. Estas ecuaciones también representan los voltajes en los lazos del modelo de pequeña señal que contienen los inductores L_1 y L_2 así como las corrientes que fluyen hacia los nodos de los capacitores C_1 y C_2.

En la Figura 5.6 se muestra la representación de circuito correspondiente a cada ecuación en (5.55) − (5.59). De acuerdo con la Figura 5.6(b), el voltaje a través del inductor L_1 es igual a $L_1 \frac{di_{L_1}}{dt}$; según (5.55) − (5.59), este voltaje equivale a la suma de dos fuentes de voltaje $\hat{d}\left(V_g + V_{C_1}\right)$ y $\hat{v}_{C_1}$, representadas por fuentes

independientes, y un término dependiente $D(\hat{v}_g + \hat{v}_{C_1})$ representado por una fuente dependiente. De manera análoga, en la Figura 5.6(b) el voltaje en L_2 es igual a $L_2 \frac{di_{L_2}}{dt}$ y, según (5.55) − (5.59), corresponde a la suma de fuentes $\hat{d}(V_g + V_{C_1} + V_{C_2})$ y $-\hat{v}_{C_2}$, junto con el término dependiente $D(\hat{v}_g + \hat{v}_{C_1} + \hat{v}_{C_2})$. Los circuitos en la Figura 5.6(c) y Figura 5.6(d) muestran las corrientes $C_2 \frac{dv_{C_2}}{dt}$ y $C_1 \frac{dv_{C_1}}{dt}$ como la suma de los términos descritos en (5.55) − (5.59) que fluyen hacia los nodos de los capacitores. Finalmente, la figura muestra la representación de circuito de la corriente de entrada del modelo AC de pequeña señal en (5.55) − (5.59).

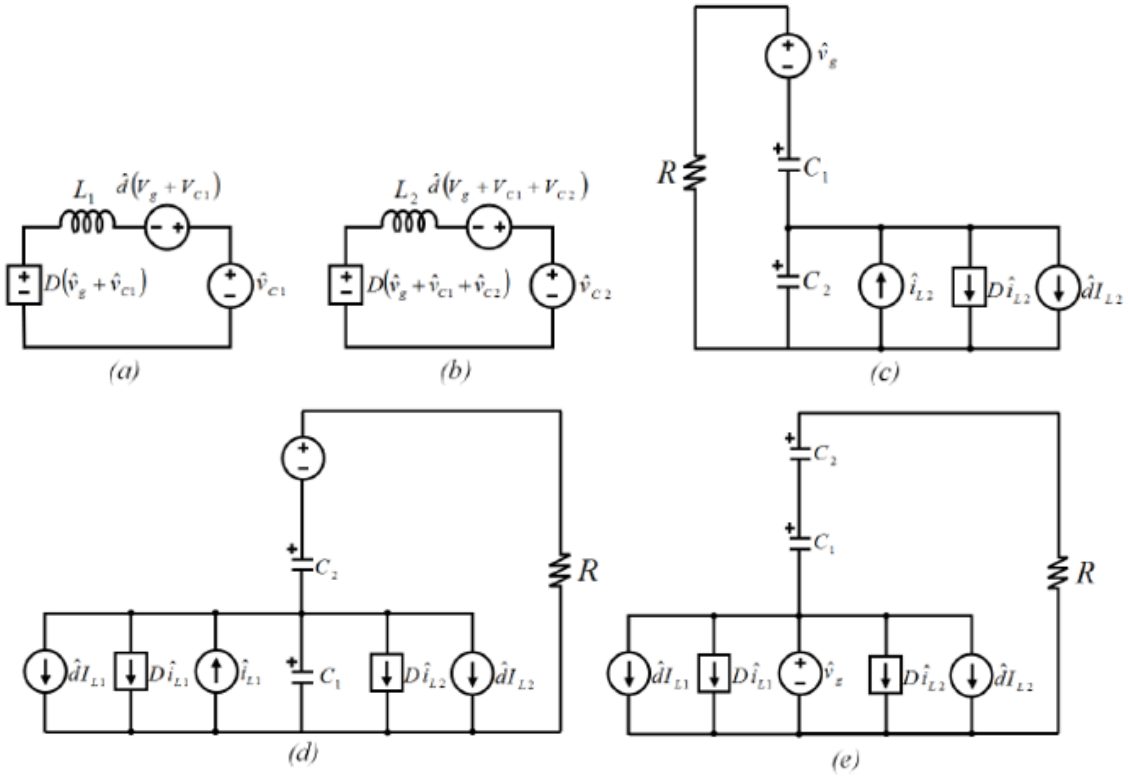
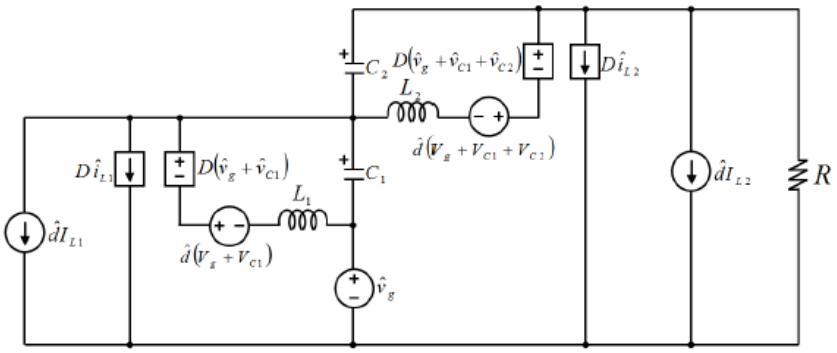
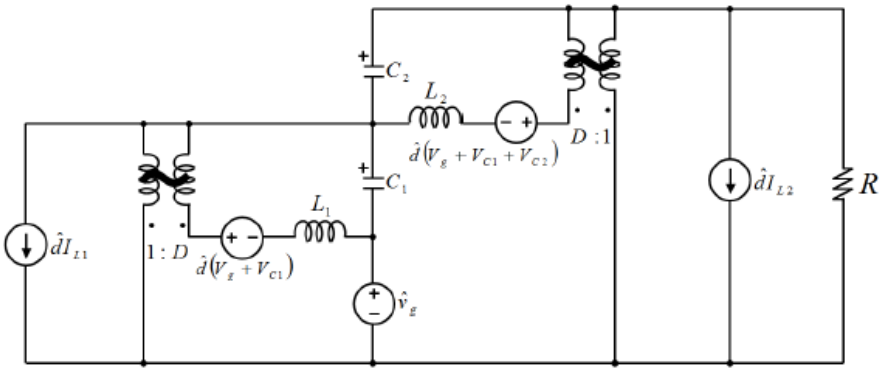


Figura 5.6 Modelos de circuito en CA de pequeña señal correspondientes a las ecuaciones en (5.55) − (5.59)

En la Figura 5.7(a) se muestran los cuatro circuitos combinados formando el modelo completo de pequeña señal en AC del convertidor. En la Figura 5.7(b), las fuentes dependientes se combinaron y se reemplazaron por transformadores ideales. Este modelo de pequeña señal en AC puede analizarse mediante la teoría de circuitos tradicional para determinar las funciones de transferencia y las impedancias de entrada y salida del convertidor. El modelo presentado en esta sección es muy útil para el análisis del desempeño dinámico y para el diseño de controladores. Ejemplos de la aplicación de este tipo de modelo de pequeña señal en escenarios modernos pueden encontrarse, por ejemplo, en [5.29] y [5.30].



(a)



(b)

Figura 5.7 a) Modelo de circuito equivalente en pequeña señal, b) modelo de circuito equivalente con transformadores ideales.

5.1.6 Resultados experimentales

En esta sección se presentan diversas formas de onda experimentales con el propósito de corroborar las principales características del convertidor QBC-SSS. La alta ganancia de voltaje de salida, con característica cuadrática, fue validada, y la característica de bajo voltaje nominal en los capacitores fue corroborada mediante pruebas experimentales. Se construyó un prototipo experimental del convertidor mostrado en la Figura 5.8 para verificar el principio de la propuesta. La Tabla 5.1 muestra los parámetros y componentes del convertidor utilizados en el montaje experimental.

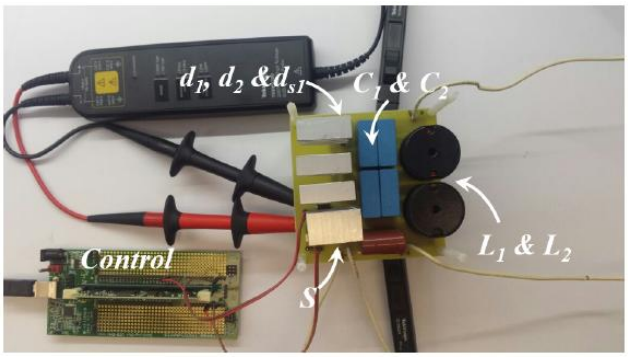
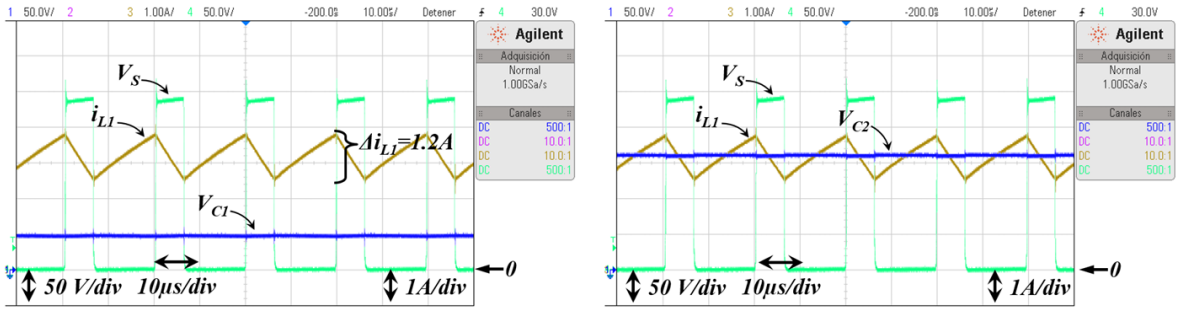


Figura 5.8 Prototipo experimental

Tabla 5.1 Parámetros del prototipo experimental

Parámetro-Componente	Valor e información
Voltaje de entrada	$50\ V$
Voltaje de salida	$250\ V$
Frecuencia de conmutación	$500\ kHz\ (Ts = 20\ \mu s)$
Inductor L_1	Núcleo de olla de ferrita $330\ \mu H$ esr $74\ m\Omega$
Inductor L_2	Núcleo de olla de ferrita $820\ \mu H$ esr $154\ m\Omega$
Capacitor C_1	Película de polipropileno $20\ \mu F$ esr $1{,}5\ m\Omega$
Capacitor C_2	Película de polipropileno $20\ \mu F$ esr $1{,}5\ m\Omega$
Mosfet	STW70N60M2 $600V$, $I_D = 68A$, resistencia en conducción $30\ m\Omega$
Diodos	BYV29400 voltaje en conducción $1{,}05V$
Carga	BK Carga Electrónica de Precisión $250W$

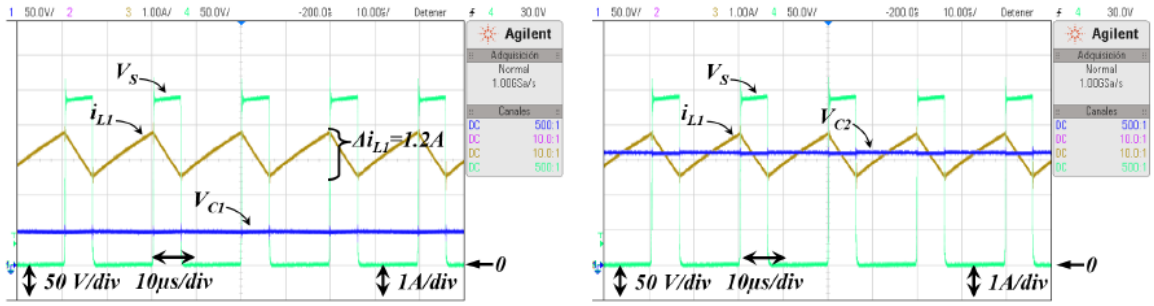
En la Figura 5.9(a) se muestra la corriente a través del inductor L_1 junto con el voltaje de salida (V_O) y el voltaje del interruptor (V_S), la corriente a través del inductor L_1 tiene un valor promedio de $3\ A$ con un rizo Δi_{L_1} de $1.2\ A$. El voltaje de salida es alrededor de $240\ V$, lo cual representa una ganancia real de 9.6. La Figura 5.9(b) muestra la corriente a través de L_2, nuevamente, los voltajes de salida e interruptor $(V_O\ y\ (V_S))$ se muestran en esta imagen. El valor promedio de i_{L_2} es $0.9\ A$ con un rizo Δi_{L_1} de $1.4\ A$.



a) b)

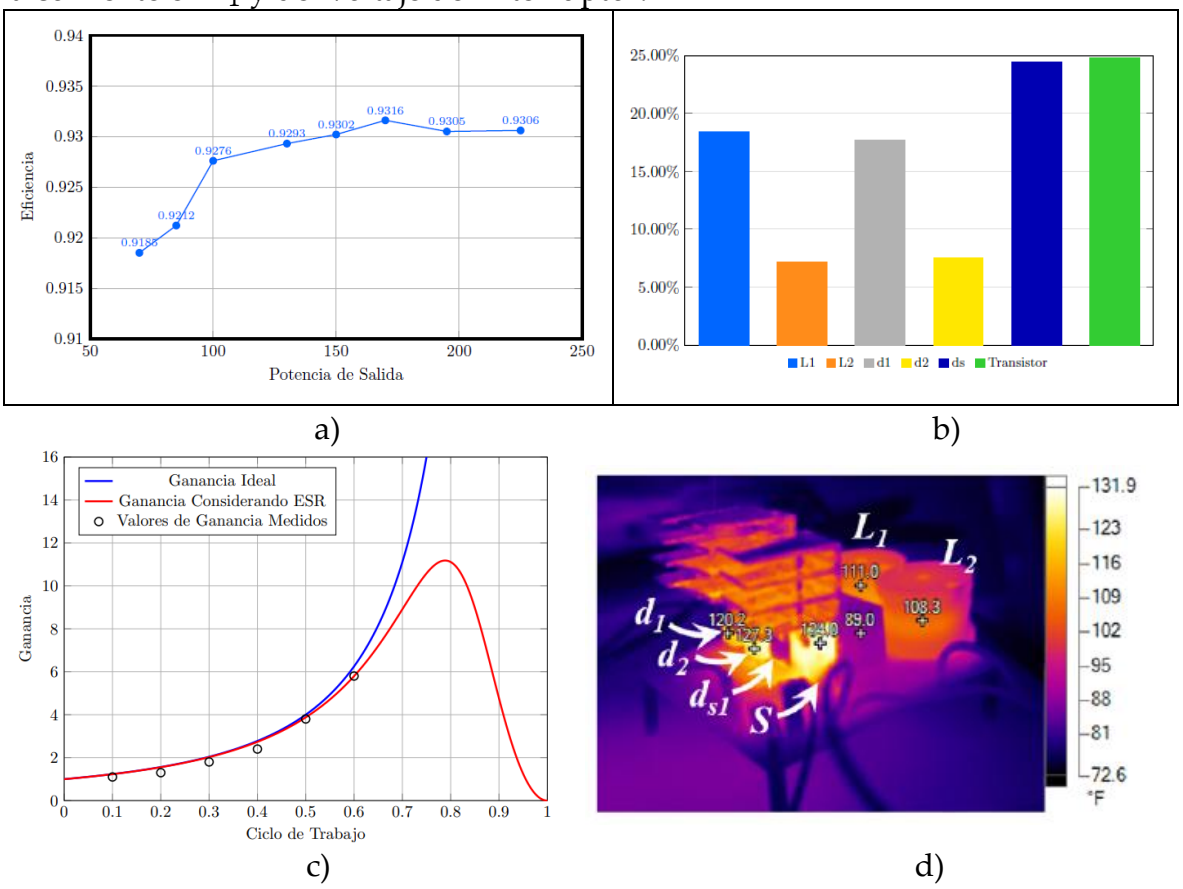
Figura 5.9 a) Formas de onda experimentales de la corriente en L_1, del voltaje de salida y del voltaje del interruptor; b) formas de onda experimentales de la corriente en L_1, del voltaje de salida y del voltaje del interruptor.

La Figura 5.10 muestra el voltaje en los capacitores C_1 y C_2 junto con la corriente a través del inductor L_1 y el voltaje del interruptor (V_O). Como puede verse en la figura, el voltaje promedio V_{C_1} es 50 V, esto es 80 % menor que el voltaje de salida. Este resultado valida el análisis analítico de la sección 5.1 al 5.1.4 y el mostrado en la Figura 5.3.



a) b)

Figura 5.10 a) Formas de onda experimentales del voltaje en C_1, de la corriente en L_1 y del voltaje del interruptor; b) formas de onda experimentales del voltaje en C_2, de la corriente en L_1 y del voltaje del interruptor.



a) b)

c) d)

Figura 5.11 Análisis de eficiencia del convertidor QBC-SSS. a) Eficiencia global; b) Comparación entre la ganancia ideal, la ganancia considerando parasiticidades y la ganancia experimental; c) distribución de pérdidas; d) imagen térmica del prototipo.

La coincidencia entre los resultados experimentales y la teoría del QBC-SSS puede verificarse a partir de las ecuaciones (5.18) − (5.21). Además, para verificar la eficiencia del convertidor QBC-SSS, se realizaron experimentos con un voltaje de entrada $V_{in} = 50V$; luego, la eficiencia se midió como la razón entre la potencia de salida y la potencia de entrada. Estos resultados se muestran en la Figura 5.11.

El comportamiento dinámico del convertido fue evaluado utilizando un controlador de retroalimentación de salida tipo PI, cuya función de transferencia está dada por $k_1 + \frac{k_2}{s}$ con $k_1 = 0.01$ y $k_2 = 100$. La Figura 5.12 muestra resultados experimentales del voltaje de salida bajo variaciones en el voltaje de entrada y en la carga.

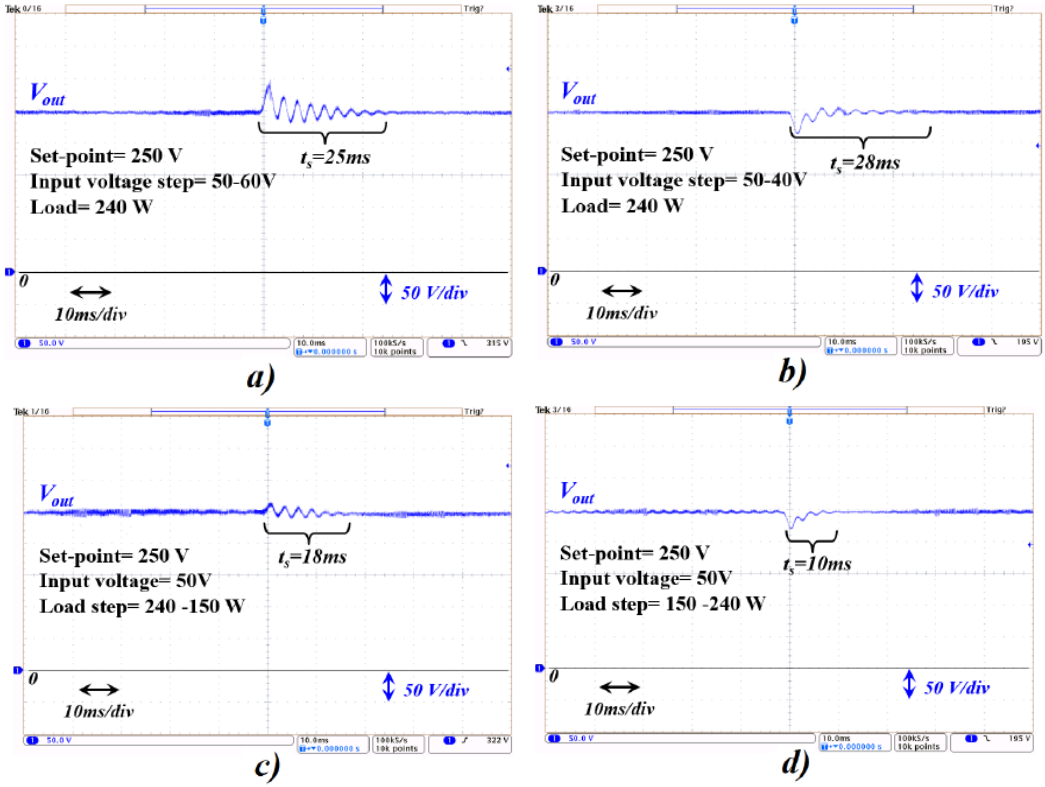


Figura 5.12 Transitorio del voltaje de salida en operación en lazo cerrado con un punto de ajuste de 250 V y: a) cambio escalón de 50 V a 60 V en el voltaje de entrada; b) cambio escalón de 50 V a 40 V en el voltaje de entrada; c) cambio escalón de 250 W a 150 W en la potencia de salida; y d) cambio escalón de 250 W a 350 W en la potencia de salida.

5.2 Convertidor elevador cuadrático con bajo rizo de voltaje de salida (QBC-LOVR)

El QBC-LOVR es un convertidor elevador cuadrático recientemente propuesto [5.47], cuya topología se muestra en la Figura 5.13 y está compuesto por dos

transistores (s_1, s_2), dos diodos ($\bar{s}_1$, $\bar{s}_2$), dos capacitores (C_1, C_2) y dos inductores (L_1, L_2). Ambos transistores conmutan a una frecuencia constante utilizando señales con el mismo ciclo de trabajo, pero desfasadas 180° entre sí. Las etiquetas de los diodos enfatizan la conmutación complementaria con respecto a los transistores; por ejemplo, $\bar{s}_1$ conmuta de manera complementaria con respecto a s_1.

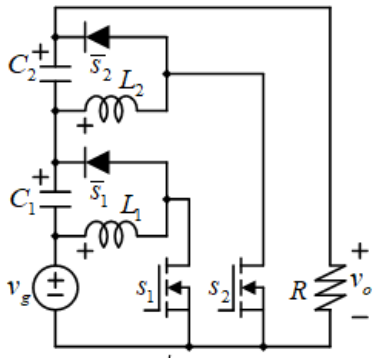


Figura 5.13 Convertidor QBC-LOVR.

A continuación, se muestra cómo el convertidor QBC-LOVR y cierta estrategia de conmutación conducen a una reducción significativa en el almacenamiento de energía de los capacitores, para una especificación dada del rizo de voltaje de salida y potencia nominal, en comparación con el QBC tradicional.

5.2.1 Modelo dinámico y punto de equilibrio en DC

Considerando la complementariedad de las señales de conmutación y aplicando la técnica tradicional de promediado por estados [5.33], el modelo dinámico de la topología del convertidor QBC-LOVR puede expresarse como:

$$L_1 \frac{di_{L_1}}{dt} = v_g - (1-d)v_{C_1} \tag{5.60}$$

$$L_2 \frac{di_{L_2}}{dt} = d\left(v_g + v_{C_1}\right) - (1-d)v_{C_2} \tag{5.61}$$

$$C_1 \frac{dv_{C_1}}{dt} = (1-d)i_{L_1} - di_{L_2} - i_o \tag{5.62}$$

$$C_2 \frac{dv_{C_2}}{dt} = (1-d)i_{L_2} - i_o \tag{5.63}$$

mientras que el voltaje de salida y la corriente de salida se definen como:

$$v_o = v_g + v_{C_1} + v_{C_2} \tag{5.64}$$

$$i_o = \frac{v_o}{R} \tag{5.65}$$

donde R es la resistencia de carga, ver Figura 5.13. Nótese que, a diferencia de otras topologías cuadráticas tradicionales, no existe un solo capacitor que se cargue al voltaje total de salida.

A partir del conjunto de ecuaciones (5.60) − (5.65), el punto de operación de equilibrio (5.66) − (5.71), se calcula considerando el estado estacionario y la aproximación de pequeño rizo [5.33].

$$V_{C_1} = \frac{DV_g}{1-D} \tag{5.66}$$

$$V_{C_2} = \frac{DV_g}{(1-D)^2} \tag{5.67}$$

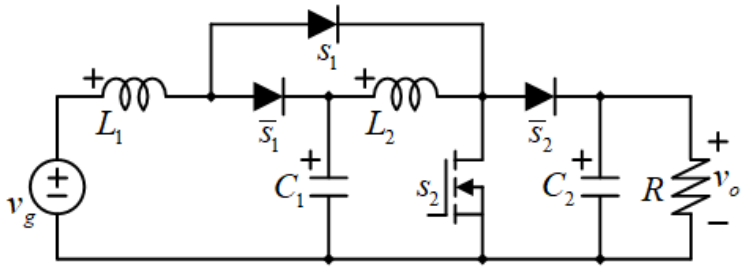
$$I_{L_1} = \frac{I_o}{(1-D)^2} \tag{5.68}$$

$$I_{L_2} = \frac{I_o}{1-D} \tag{5.69}$$

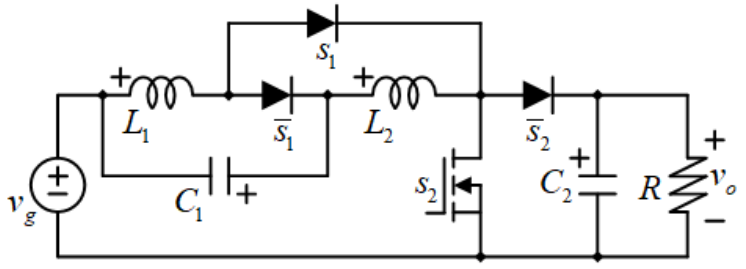
$$V_o = \frac{V_g}{(1-D)^2} \tag{5.70}$$

$$I_o = \frac{V_o}{R} \tag{5.71}$$

A partir del punto de equilibrio descrito en (5.66) − (5.71), puede observarse que el convertidor QBC-LOVR tiene la misma corriente a través de los inductores en comparación con los convertidores de la Figura 5.14 [5.38]-[5.45], pero los capacitores se cargan a diferentes niveles de voltaje. La Tabla 5.2 muestra una comparación del voltaje en los capacitores.



(a) Convertidor elevador cuadrático [5.38]-[5.42]



(b) Convertidor elevador cuadrático con energía almacenada reducida en [5.44]-[5.45]

Figura 5.14 (a) QBC de un solo interruptor [5.38]-[5.42], (b) QBC emergente con energía almacenada reducida [5.44]-[5.45].

Tabla 5.2 Comparación del voltaje en los capacitores

	Convertidor en la Figura 5.14 (a)	Convertidor en la Figura 5.14 (b)	Convertidor QBC-LOVR
Voltaje en el capacitor C_1	$V_g \frac{1}{1-D}$	$V_g \frac{D}{1-D}$	$V_g \frac{D}{1-D}$
Voltaje en el capacitor C_2	$V_g \frac{1}{(1-D)^2}$	$V_g \frac{1}{(1-D)^2}$	$V_g \frac{D}{(1-D)^2}$

La reducción del estrés de voltaje en los capacitores de la topología del convertidor QBC-LOVR observable en la Tabla 5.2, puede contrastarse aún más con respecto a las topologías mostradas en la Figura 5.14. Esto se ilustra en la Figura 5.15.

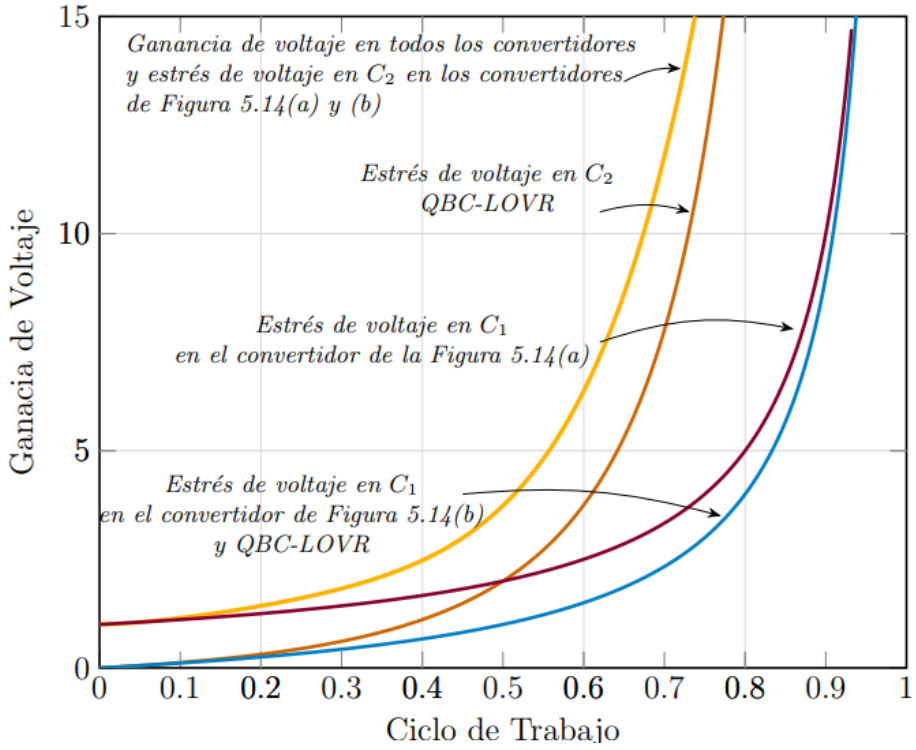


Figura 5.15. Ganancia de voltaje y estrés de voltaje en los capacitores para las topologías mostradas en la Figura 5.13 y Figura 5.14.

Nótese, por ejemplo, que, si la ganancia de voltaje de los convertidores es igual a 10, el ciclo de trabajo corresponde a $D = 0.6838$. En este caso, el capacitor C_2en las Figura 5.14 (a) y 5.14 (b) debe soportar 10 veces el voltaje de entrada, mientras que C_2 en la Figura 5.13 debe mantener 6.8 veces el voltaje de entrada.

Aquí debemos tener en cuenta que la energía almacenada en un capacitor es proporcional al cuadrado de su voltaje, por lo que una reducción moderada en el

nivel de voltaje conduce a una reducción mayor en la energía almacenada. Además, como se mostrará en las siguientes secciones, la reducción de la energía almacenada también se debe al proceso de cancelación del rizo de voltaje, el cual permite utilizar una menor capacitancia para obtener el mismo rizo de voltaje de salida.

5.2.2. Selección de inductores

La selección de los inductores puede realizarse siguiendo el procedimiento estándar basado en el rizo [5.33], de la siguiente manera:

Inductor L_1: Cuando s_1 está cerrado, el voltaje en L_1 es igual a v_g, ver Figura 5.13. Su corriente aumenta con una pendiente $\frac{V_g}{L_1}$ durante un periodo de tiempo DT_s, y aumenta dos veces el rizo total Δi_{L_1}. Entonces, L_1 puede seleccionarse de acuerdo con la especificación deseada de rizo de corriente a partir de las siguientes ecuaciones:

$$2\Delta i_{L_1} = \frac{V_g}{L_1} DT_s \quad \Rightarrow \quad L_1 = \frac{V_g}{2\Delta i_{L_1}} DT_s \tag{5.72}$$

La ecuación (5.72) permite seleccionar L_1 para un rizo de corriente deseado con una amplitud pico a pico de $2\Delta i_{L_1}$. Si el convertidor operará dentro de un amplio rango de ganancias de voltaje, entonces el inductor debe diseñarse para el peor caso, el cual se obtiene en uno de los valores extremos del ciclo de trabajo y del voltaje de entrada.

Inductor L_2: Cuando s_2 está cerrado, el voltaje en L_2 es igual a $\left(v_{C_1} + v_g\right)$, ver Figura 5.13. Su corriente aumenta con una pendiente $\left(v_{C_1} + v_g\right)/L_2$ durante un periodo DT_s, y aumenta dos veces el rizo total. Considerando el valor de V_{C_1} en $(5.66) - (5.71)$ y de manera similar a (5.72), L_2 puede seleccionarse como:

$$L_2 = \frac{V_g}{2\Delta i_{L_2}} \left(\frac{1}{1-D}\right) DT_s \tag{5.73}$$

La selección del capacitor se elaborará en la siguiente sección, después de discutir el comportamiento del rizo de voltaje de salida.

5.2.3 Análisis del rizo de voltaje y selección de capacitores

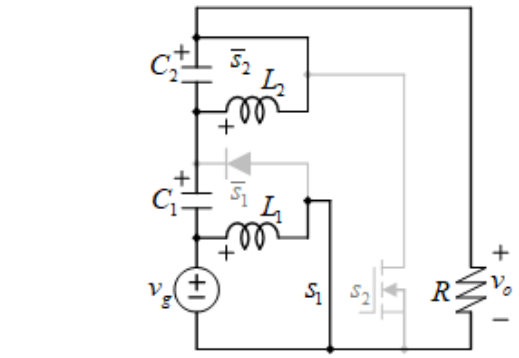
Esta sección se analiza el almacenamiento de energía en el convertidor QBC-LOVR y el procedimiento para la selección de los capacitores, los cuales son los elementos clave en la contribución de la topología del QBC-LOVR. Con el fin de realizar una comparación justa entre los circuitos de las Figura 5.13 y Figura 5.14, en términos de almacenamiento de energía se considera el análisis respecto a la misma especificación de rizo de voltaje de salida. En consecuencia, se demuestra que la

topología del convertidor QBC-LOVR requiere un menor almacenamiento de energía con la misma especificación de rizo de voltaje de salida y potencia nominal.

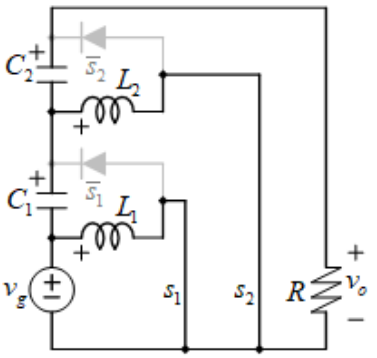
Dado el mismo valor de capacitancia para todos los capacitores en las topologías de las Figura 5.13 y Figura 5.14, el circuito de la Figura 5.13 presenta un menor almacenamiento de energía, ya que el voltaje en sus capacitores es el más bajo. Sin embargo, aún falta demostrar que el rizo de voltaje de salida y la potencia nominal también son los más bajos. Se dedica esta sección a dicha demostración.

En el convertidor QBC-LOVR, los capacitores (y los inductores) se cargan y descargan de acuerdo con cuatro posibles estados de conmutación (ver Figura 5.16), aunque, dependiendo del ciclo de trabajo, solo tres de ellos aparecen durante un periodo de conmutación.

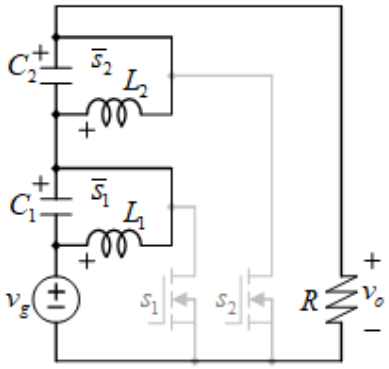
La operación puede dividirse en tres casos: dos casos principales, cuando $D > 0.5$ y cuando $D < 0.5$, y el caso particular cuando $D = 0.5$. Este tercer caso no requiere atención especial porque, como se mostró, las ecuaciones de los casos principales comparten las leyes de trayectoria de voltaje/corriente para el caso $D = 0.5$. Para simplificar la exposición, se considera $C_1 = C_2 = C$.



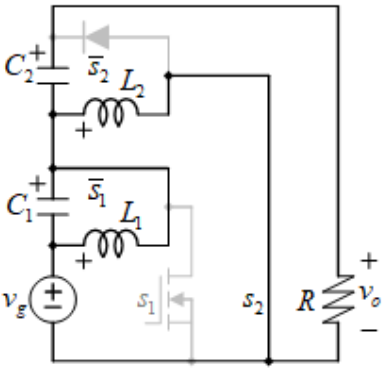
(a) s_1 está encendido mientras s_2 está apagado



(b) s_1 está encendido mientras s_2 está Encendido



(c) s_1 está apagado mientras s_2 está apagado



(d) s_1 está apagado mientras s_2 está Encendido

Figura 5.16 Circuitos equivalentes según el estado de conmutación.

5.2.3.1 Comportamiento del rizo cuando $D > 0.5$

Cuando $D > 0.5$, el rizo del voltaje de salida y las funciones de conmutación de los transistores para este caso se ilustran en la Figura 5.17. También se muestra el rizo de voltaje en los capacitores.

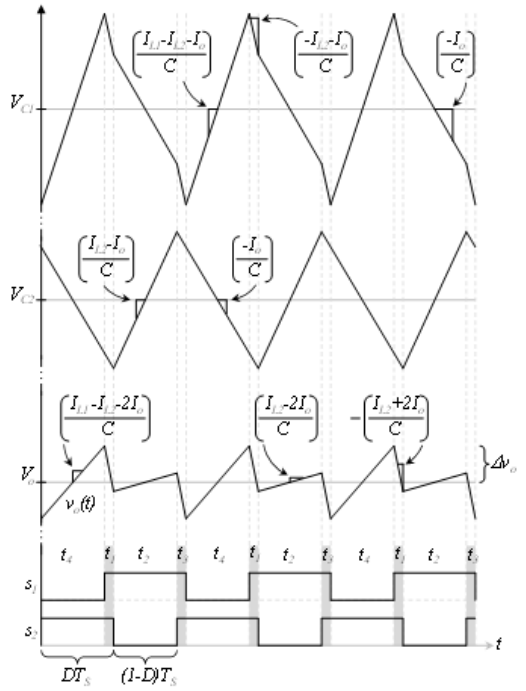


Figura 5.17 Formas de onda importantes que muestran los rizos de voltaje cuando $D > 0.5$.

Es evidente que el rizo en los capacitores es considerablemente mayor que el rizo del voltaje de salida debido al efecto de cancelación del rizo. El periodo total de conmutación puede dividirse en 4 intervalos diferentes, pero solo aparecen tres circuitos equivalentes durante la operación.

Durante t_1 y t_3: el circuito se comporta como el mismo circuito equivalente mostrado en la Figura 6.16 (b). Durante este tiempo, los capacitores se descargan, pero lo hacen con diferentes magnitudes de corriente; es decir, C_2 se descarga con la corriente de salida I_o, y C_1 se descarga con la corriente de salida I_o más la corriente a través del inductor L_2. El rizo lineal puede expresarse como en (5.74), también mostrado en la Figura 5.17.

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_1 t_3} = -\frac{I_{L_2} + I_o}{C_1} - \frac{I_o}{C_2} = -\frac{I_{L_2} + 2I_o}{C} \tag{5.74}$$

A partir de la Figura 5.17, puede observarse que los intervalos de tiempo t_1 y t_3 en conjunto son iguales a $DT_s - (1-D)T_s = (2D-1)T_s$, y dado que las señales de conmutación están desfasadas 180°, se cumple que $t_1 = t_3$, cada uno igual a la mitad

de $(2D-1)T_s$. En consecuencia, el cambio total del voltaje de salida debido a la conmutación, ya sea en t_1 o en t_3, puede expresarse como:

$$\Delta v_o|_{t_1 t_3} = -\left(\frac{I_{L_2}+I_o}{C_1} - \frac{I_o}{C_2}\right)\frac{(2D-1)T_s}{2} \tag{5.75}$$

$$\Delta v_o|_{t_1 t_3} = -\frac{\left(I_{L_2}+2I_o\right)}{C}\frac{(2D-1)T_s}{2} \tag{5.76}$$

El signo negativo indica que el voltaje de salida tiene una disminución durante este periodo. Nótese que esto no implica una reducción en el rizo de voltaje, ya que la disminución total ocurre en distintos intervalos de tiempo.

Durante t_2: el circuito se comporta como el circuito equivalente de la Figura 5.16 (a). C_1 se descarga mediante la corriente de salida I_o, mientras que C_2 se carga con $I_{L_2} - I_o$. Como I_{L_2} siempre es mayor que I_o, según se muestra en (5.68) − (5.71), el rizo lineal puede expresarse como en (5.77)

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_2} = \frac{I_{L_2}-I_o}{C_2} - \frac{I_o}{C_1} = \frac{I_{L_2}-2I_o}{C} \tag{5.77}$$

A partir de la Figura 5.17, puede observarse que t_2 es igual a $(1-D)T_s$. Entonces, el cambio total del voltaje de salida debido a la conmutación durante t_2 puede expresarse como:

$$\Delta v_o|_{t_2} = \left(\frac{I_{L_2}-I_o}{C_2} - \frac{I_o}{C_1}\right)(1-D)T_s \tag{5.78}$$

$$\Delta v_o|_{t_2} = \left(\frac{I_{L_2}-2I_o}{C}\right)(1-D)T_s \tag{5.79}$$

Durante t_4: el circuito se comporta como el circuito equivalente de la Figura 5.16 (d). C_2 se descarga mediante la corriente de salida I_o, mientras que C_1 se carga con $I_{L_1} - I_{L_2} - I_o$. Dado que I_{L_1} siempre es mayor que $I_{L_2} + I_o$, como puede verse en (5.68) − (5.71), el rizo lineal puede expresarse como en (5.80).

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_4} = \frac{I_{L_1}-I_{L_2}-I_o}{C_1} - \frac{I_o}{C_2} = \frac{I_{L_1}-I_{L_2}+2I_o}{C} \tag{5.80}$$

A partir de la Figura 5.17, puede observarse que t_4 es igual a $(1-D)T_s$. En consecuencia, el cambio total del voltaje de salida debido a la conmutación durante t_4 puede expresarse como:

$$\Delta v_o|_{t_4} = \left(\frac{I_{L_1}-I_{L_2}-I_o}{C_1} - \frac{I_o}{C_2}\right)(1-D)T_s \tag{5.81}$$

$$\Delta v_o|_{t_4} = \left(\frac{I_{L_1}-I_{L_2}-2I_o}{C}\right)(1-D)T_s \tag{5.82}$$

El rizo no es una forma de onda triangular tradicional, sino que tiene diferentes magnitudes en distintos subperíodos. La disminución total del voltaje debido al rizo es dos veces la dada por (5.76). En estado estacionario, dicha disminución es compensada por el aumento total dado por (5.79) más (5.82). El rizo se calcula tradicionalmente como el rizo máximo, el cual puede ser la mitad de (5.79) o la mitad de (5.82), dependiendo de cuál de ellos tenga mayor magnitud. En el ejemplo mostrado en la Figura 5.17, la magnitud mayor corresponde al intervalo t_4, y el rizo debe calcularse durante este tiempo; se profundiza en este punto en la siguiente subsección. Cuando el ciclo de trabajo es menor que 0.5, el cálculo debe realizarse con una ecuación diferente.

5.2.3.2 Comportamiento del rizo cuando $D < 0.5$

Cuando $D < 0.5$, las funciones de conmutación de los transistores son como las mostradas en la Figura 5.18, junto con el rizo del voltaje de salida. En este caso, el rizo de voltaje en los capacitores individuales no se muestra, pero el efecto de cancelación del rizo es similar al mostrado en la Figura 5.17. De manera similar al caso cuando $D > 0.5$, el periodo total de conmutación puede dividirse en cuatro intervalos diferentes, pero solo aparecen tres circuitos equivalentes durante esta operación.

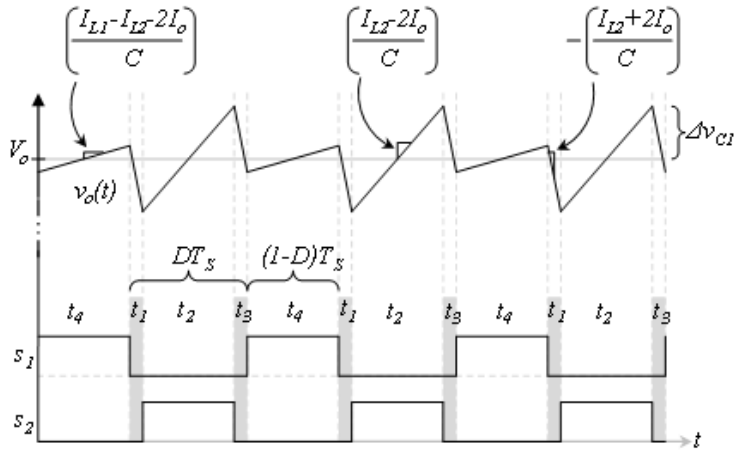


Figura 5.18 Formas de onda importantes que muestran los rizos de voltaje cuando $D < 0.5$.

Durante t_1 y t_3: el circuito se comporta como el mismo circuito equivalente mostrado en la Figura 5.16 (c). Durante este tiempo, los capacitores se cargan con diferentes corrientes. C_1 se carga con la corriente I_{L_1} menos la corriente de salida I_o, y C_2 se carga con la corriente I_{L_2} menos la corriente de salida I_o. El rizo lineal puede expresarse como en (5.83), también mostrado en la Figura 5.18.

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_1 t_3} = \frac{I_{L_1} - I_o}{C_1} + \frac{I_{L_2} - I_o}{C_2} = \frac{I_{L_1} + I_{L_2} - 2I_o}{C} \tag{5.83}$$

A partir de la Figura 5.18, puede observarse que los intervalos de tiempo t_1 y t_3 en conjunto son iguales a $(1-D)T_s - DT_s = (1-2D)T_s$, y dado que las señales de conmutación están desfasadas 180°, se cumple que $t_1 = t_3$, cada uno igual a la mitad de $(1-2D)T_s$. En consecuencia, el cambio total del voltaje de salida debido a la conmutación, ya sea en t_1 o en t_3, puede expresarse como:

$$\Delta v_o|_{t_1 t_3} = \left(\frac{I_{L_1} + I_{L_2} - 2I_o}{C}\right)\frac{(1-2D)T_s}{2} \tag{5.84}$$

Durante t_2: el circuito se comporta como el circuito equivalente de la Figura 5.16 (a). C_1 se descarga mediante la corriente de salida I_o, mientras que C_2 se carga con $I_{L_2} - I_o$, dado que I_{L_2} siempre es mayor que I_o, como se muestra en (5.68) − (5.71),. El rizo lineal puede expresarse entonces como:

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_2} = \frac{I_{L_2} - I_o}{C_2} - \frac{I_o}{C_1} = \frac{I_{L_2} - 2I_o}{C} \tag{5.85}$$

A partir de la Figura 5.18, puede observarse que t_2 es igual a DT_s. Entonces, el cambio total del voltaje de salida debido a la conmutación durante t_2 puede expresarse como:

$$\Delta v_o|_{t_2} = \left(\frac{I_{L_2} - I_o}{C_2} - \frac{I_o}{C_1}\right)DT_s = \left(\frac{I_{L_2} - 2I_o}{C}\right)DT_s \tag{5.86}$$

Durante t_4: el circuito se comporta como el circuito equivalente de la Figura 5.16 (d). C_2 se descarga mediante la corriente de salida I_o, mientras que C_1 se carga con $I_{L_1} - I_{L_2} - I_o$, dado que I_{L_1} siempre es mayor que $I_{L_2} + I_o$, como puede verse en (5.68) − (5.71). Por lo tanto, el rizo lineal puede expresarse como:

$$\left.\frac{\Delta v_o}{\Delta t}\right|_{t_4} = \frac{I_{L_1} - I_{L_2} - I_o}{C_1} - \frac{I_o}{C_2} = \frac{I_{L_1} - I_{L_2} - 2I_o}{C} \tag{5.87}$$

A partir de la Figura 5.18, puede observarse que t_4 es igual a DT_s. Entonces, el cambio total del voltaje de salida debido a la conmutación durante t_4 puede expresarse como:

$$\Delta v_o|_{t_4} = \left(\frac{I_{L_1} - I_{L_2} - 2I_o}{C}\right)DT_s \tag{5.88}$$

Al igual que en el caso anterior, el rizo tiene diferentes magnitudes dentro de los distintos periodos t_1 a t_4. El incremento total del voltaje debido al rizo es dos veces

el dado por (5.84) , y en estado estacionario este incremento es compensado por la disminución total dada por (5.86) más (5.88). En este caso, cuando $D < 0.5$, el rizo debe calcularse como la mitad de (5.88).

5.2.4 Comparación y discusión

Se realiza una evaluación comparativa para corroborar las ventajas del circuito QBC-LOVR. La comparación considera el siguiente ejemplo realista: un sistema fotovoltaico (PV) fuera de la red requiere alimentar una carga de $240\,W$ con un voltaje de salida de $240\,V$.

El sistema contiene un arreglo en serie de tres paneles solares, cuyos parámetros se muestran en la Tabla 5.3. Este arreglo presenta naturalmente un voltaje variable, y se utiliza un convertidor controlado en lazo cerrado para producir un voltaje de salida regulado de $240\,V$.

Tabla 5.3 Parámetros de los paneles solares

Parámetro	Símbolo	Valor	Unidades
Potencia máxima	P_{max}	250	W
Voltaje en P_{max}	V_{max}	32	V
Corriente en P_{max}	I_{max}	8	A
Voltaje de circuito abierto	V_{oc}	37	V
Corriente de cortocircuito	I_{sc}	8.62	A
Pendiente en V_{oc}	$\frac{dv}{di}\|_{V_{oc}}$	-0.25	V/A

Cualquiera de las topologías discutidas —ver Figura 5.13 y Figura 5.14—, incluyendo el convertidor elevador cuadrático tradicional y el convertidor QBC-LOVR, puede realizar esta tarea. Todas ellas tienen también la misma ecuación de ganancia de voltaje, por lo que la comparación se realiza entre estas tres topologías. Considerando una irradiancia uniforme para los tres módulos, resulta que el sistema opera dentro de un rango de puntos de operación, cuyos casos extremos son:

(i) El punto de operación con la máxima irradiancia posible, en el cual la irradiancia es igual a $E_{max} = 655\,W/m^2$, y el voltaje correspondiente a la potencia requerida es $V_{pvmin} = 42.1\,V$, lo que corresponde a un ciclo de trabajo $D_{max} = 0.5812$.

(ii) El punto de operación con la irradiancia mínima, en el cual la irradiancia es igual a $E_{min} = 345\ W/m^2$. Por debajo de este valor, el sistema no obtiene suficiente energía para operar. Para esta irradiancia, el voltaje correspondiente a la potencia requerida es $V_{pvmax} = 88.8\,V$, lo que corresponde a un ciclo de trabajo $D_{min} = 0.3917$.

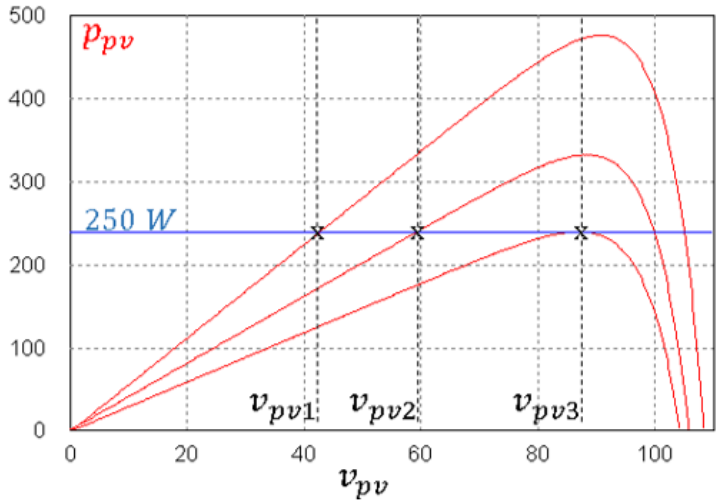


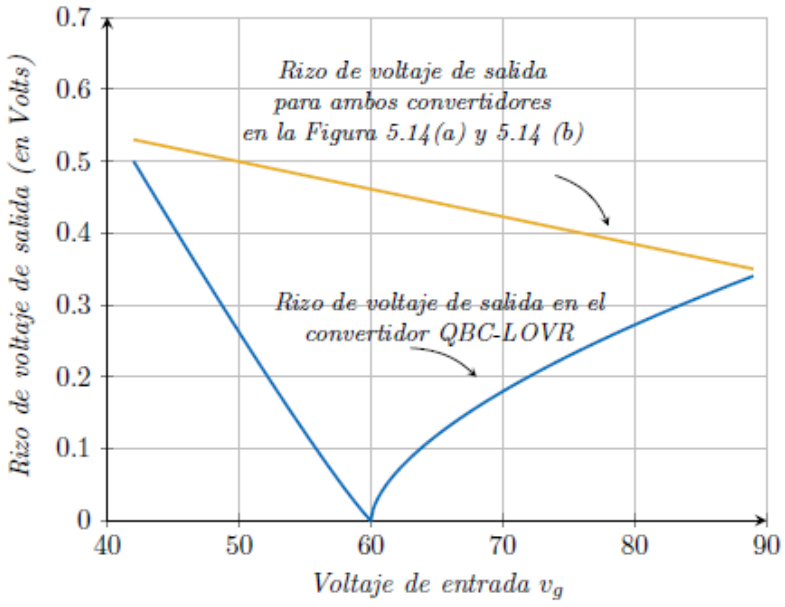
Figura 5.19 Curvas $P - V$ y puntos de operación para el ejemplo; v_{pv1} y v_{pv3} indican los puntos de operación extremos.

El análisis consiste en determinar el rizo del voltaje de salida y la energía almacenada en el rango de operación descrito, lo cual evidencia que el circuito del QBC-LOVR conduce a una energía almacenada mucho menor en los capacitores, manteniendo un rizo de voltaje de salida más pequeño.

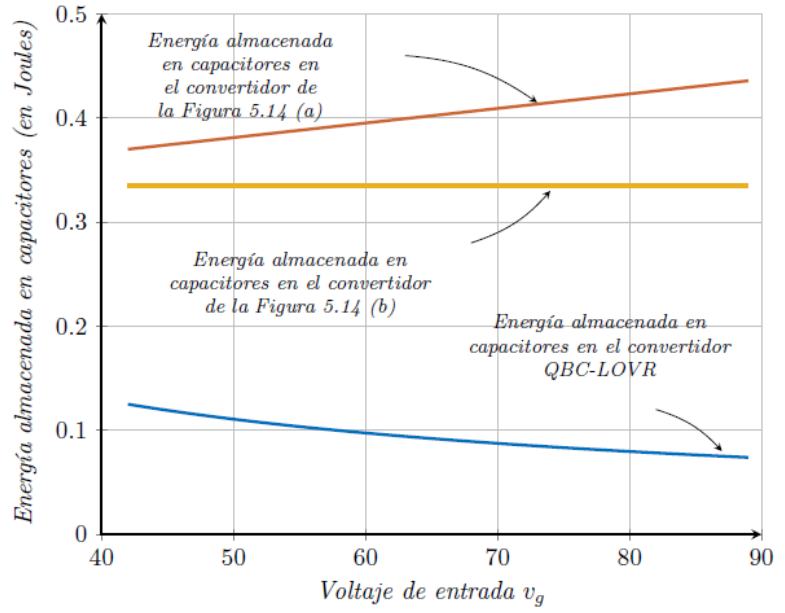
En este ejemplo se mostró cómo pequeños cambios en la topología y en la operación producen cambios notables en el rizo del voltaje de salida. Es importante recordar que los tres convertidores operan con la misma ganancia de voltaje, ciclo de trabajo y corriente en los inductores; la única diferencia está en los capacitores. El ejercicio considera que ambos capacitores tienen la misma capacitancia para todos los convertidores, $C_1 = C_2 = C = 11\ \mu F$. La frecuencia de conmutación es de $50\ kHz$.

La Figura 5.20 (a) muestra el rizo del voltaje de salida en los tres convertidores. Nuevamente, para el voltaje de entrada, que varía de $42.1\,V$ a $88.8\,V$, se considera que el control en lazo cerrado ajusta el ciclo de trabajo para mantener el mismo voltaje de salida. Puede observarse en la Figura 5.20 (a) que el rizo del voltaje de salida en el convertidor QBC-LOVR es mucho menor en todo el rango.

La Figura 5.20 (b) muestra la energía almacenada en los capacitores durante todo el rango de operación. Puede observarse que el convertidor QBC-LOVR tiene una energía almacenada mucho menor, lo que conduce a un tamaño reducido.



(a)



(b)

Figura 5.20 (a) Rizo del voltaje de salida en todo el rango de operación. (b) Energía almacenada en los capacitores durante todo el rango de operación.

El ejercicio de diseño muestra que el convertidor de la Figura 5.14 (b) almacena un máximo del 77.14% de la energía máxima almacenada en el QBC clásico de la Figura 5.14 (a), mientras que el convertidor QBC-LOVR almacena un máximo del 28.99% de la energía máxima almacenada en un QBC tradicional. Es importante notar que el rizo de voltaje de salida en el convertidor QBC-LOVR es menor en todo el rango de operación.

5.2.5 Resultados experimentales

Para validar el análisis teórico de la topología del convertidor QBC-LOVR, se construyó un prototipo de convertidor a escala reducida de 250 W considerando las especificaciones del ejercicio de diseño. El convertidor se implementó utilizando MOSFET (STF27N60M2), inductores BOURNS 1140-271 y 1140-821 (220 y 810 µH, respectivamente) y capacitores EPCOS MKP-B32774-778 (11 µF). Los MOSFET fueron accionados utilizando drivers fotoacoplados TLP350 con una resistencia de compuerta de 12 Ω. Las señales de control PWM en cuadratura fueron generadas por un Procesador Digital de Señales (DSP) TMS32028335 usando una frecuencia de conmutación de 50 kHz. La Figura 5.21 (a) muestra una fotografía del prototipo, el cual tiene una distribución flexible de elementos que permite configurar todas las topologías de convertidores elevadores cuadráticos mencionadas, cambiando la posición de los componentes.

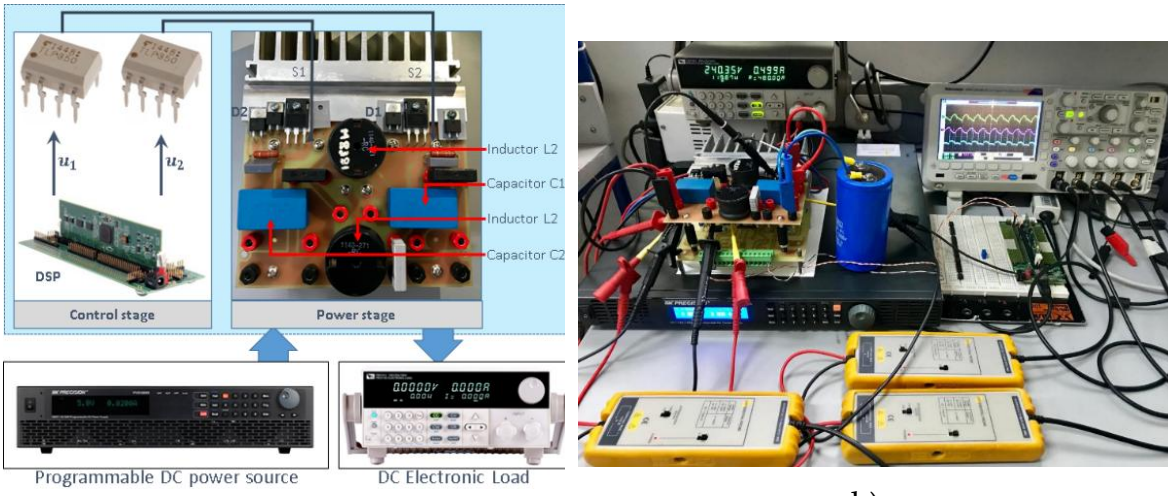


Figura 5.21 Configuración experimental y prototipo: (a) diagrama en bloques; (b) fotografía.

La mesa de trabajo de laboratorio utilizada para obtener los resultados experimentales estuvo compuesta por un osciloscopio Tektronix MSO2014B, dos sondas diferenciales de voltaje, dos sondas de corriente TCP0030A, una fuente de corriente continua programable BK Precision PVS60085MR, una carga programable de CC ITECH IT8512B y un adaptador de poder TRIAD WSU240-1000 que alimenta los circuitos de drivers aislados, ver Figura 5.21 (b).

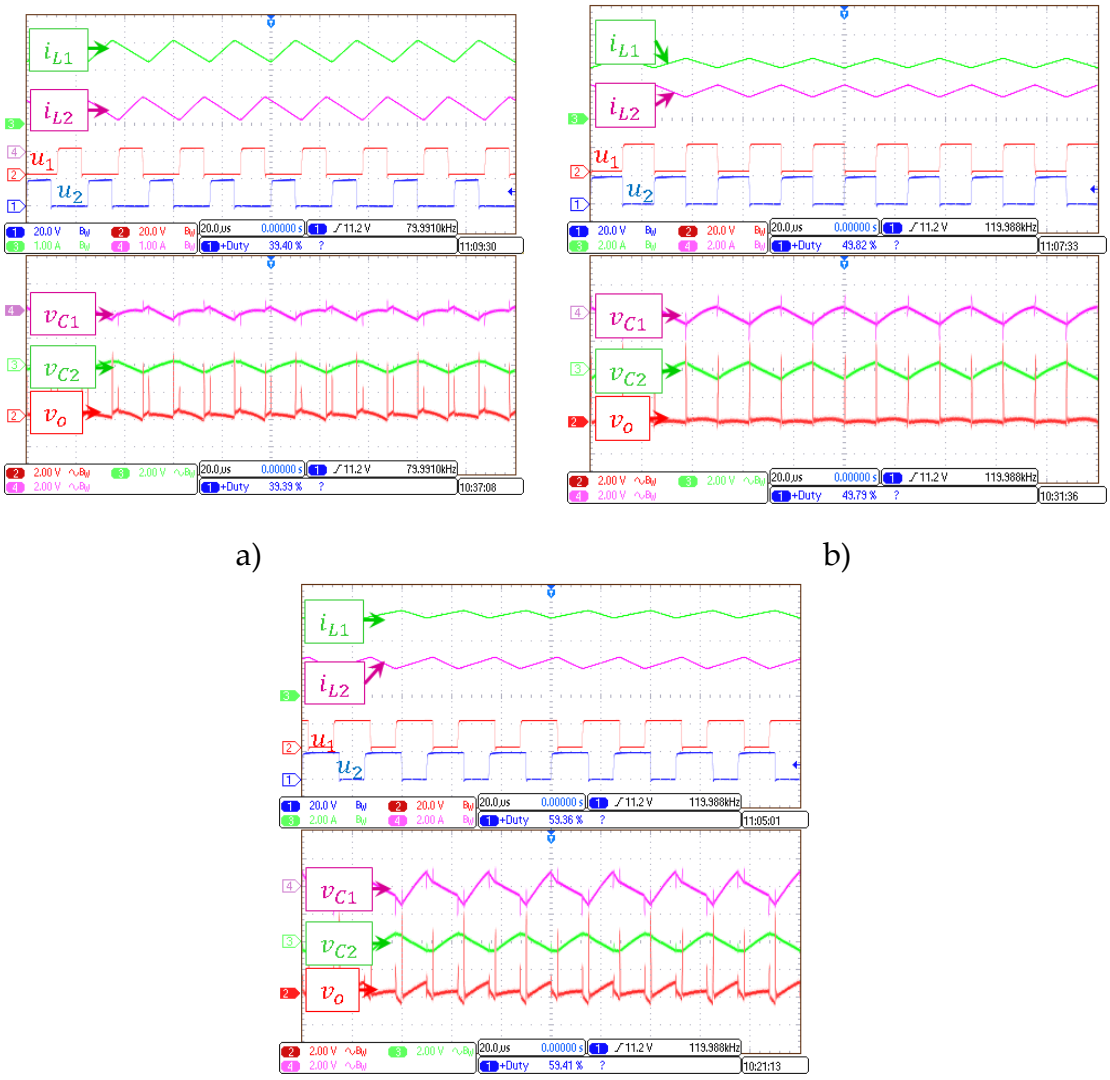


Figura 5.22 Capturas de osciloscopio de las formas de onda del convertidor operando con (a) $D < 0.5$, (b) $D \approx 0.5$ y (c) $D > 0.5$.

El comportamiento en estado estacionario de las variables del convertidor fue evaluado para tres puntos de operación correspondientes a ciclos de trabajo de 0.4, 0.5 y 0.6. La Figura 5.22 (a) muestra los resultados para un ciclo de trabajo de 0.4 obtenidos con un voltaje de entrada de 88.8 V. La Figura 5.22 (b) muestra los resultados para un ciclo de trabajo de 0.5 obtenidos con un voltaje de entrada de 61.7 V. La Figura 5.22 (c) muestra los resultados para un ciclo de trabajo de 0.6 correspondientes a un voltaje de entrada de 42.2 V. Como puede observarse en los tres casos, existe una buena concordancia entre el análisis teórico y los resultados experimentales.

Para realizar comparaciones, las pruebas experimentales se aplicaron tanto QBC-LOVR como al convertidor convencional de la Figura 5.13 (a). Las principales

ventajas de la topología del convertidor QBC-LOVR son el menor rizo en el punto de operación nominal (aproximadamente 5 veces menor para un ciclo de trabajo de 0.5 en el caso estudiado en el artículo con $C_1 = C_2 = C$) y una mayor eficiencia en el rango de operación evaluado. La eficiencia máxima es del 96% para QBC-LOVR y del 93% para el convencional.

El rizo del voltaje de salida es siempre menor en el convertidor QBC-LOVR, alcanzando un rizo mínimo del 0.2% en el caso en que el ciclo de trabajo es 0.5. Para este caso, el rizo es cinco veces menor que en el convertidor elevador cuadrático convencional. Además, es posible concluir que esta ventaja del convertidor QBC-LOVR se mantiene para ciclos de trabajo inferiores a 0.5. Para ciclos de trabajo superiores a 0.5, el rizo en ambos convertidores comparados es similar (alrededor de 0.5%). Vale la pena mencionar que esta condición establece que el rizo mínimo se obtiene para un ciclo de trabajo de 0.5, con lo cual el mejor desempeño puede ubicarse desde el diseño en el punto de operación nominal del convertidor.

Referencias

[5.1] Y. P. Siwakoti, P. C. Loh, F. Blaabjerg, S. J. Andreasen, and G. E. Town, "Y-source boost dc/dc converter for distributed generation," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 2, pp. 1059–1069, Feb 2015.

[5.2] L. He and Y. Liao, "An advanced current-autobalance high step-up converter with a multicoupled inductor and voltage multiplier for a renewable power generation system," *IEEE Transactions on Power Electronics*, vol. 31, no. 10, pp. 6992–7005, Oct 2016.

[5.3] K. I. Hwu and W. Z. Jiang, "Voltage gain enhancement for a step-up converter constructed by ky and buck-boost converters," *IEEE Transactions on Industrial Electronics*, vol. 61, no. 4, pp. 1758–1768, April 2014.

[5.4] Y. Cai, J. Xu, Z. Chen, and X. Zhou, "High-efficiency high step-up pwm resonant converter," *Electronics Letters*, vol. 51, no. 6, pp. 512–514, 2015.

[5.5] X. Hu and C. Gong, "A high gain input-parallel output-series dc/dc converter with dual coupled inductors," *IEEE Transactions on Power Electronics*, vol. 30, no. 3, pp. 1306–1317, March 2015.

[5.6] T. Nouri, S. H. Hosseini, E. Babaei, and J. Ebrahimi, "A non-isolated three-phase high step-up dc–dc converter suitable for renewable energy systems," *Electric Power Systems Research*, pp. 209–224, 2016.

[5.7] A. Ajami, H. Ardi, and A. Farakhor, "A novel high step-up dc/dc converter based on integrating coupled inductor and switched-capacitor techniques for renewable energy applications," *IEEE Transactions on Power Electronics*, vol. 30, no. 8, pp. 4255–4263, Aug 2015.

[5.8] J. A. Martin-Ramos, O. Pardo-Vaquero, P. J. Villegas, J. A. Martinez, and A. M. Pernia, "Multilevel prc-lcc resonant converter for x-ray generation," *Electronics Letters*, vol. 51, no. 15, pp. 1189–1191, 2015.

[5.9] H. Liu and F. Li, "A novel high step-up converter with a quasi-active switched-inductor structure for renewable energy systems," *IEEE Transactions on Power Electronics*, vol. 31, no. 7, pp. 5030–5039, July 2016.

[5.10] A. Abramovitz, J. Yao, and K. Smedley, "Derivation of a family of high step-up tapped inductor sepic converters," *Electronics Letters*, vol. 50, no. 22, pp. 1626–1628, 2014.

[5.11] K. I. Hwu and Y. T. Yau, "High step-up converter based on charge pump and boost converter," in *Power Electronics Conference (IPEC), 2010 International*, June 2010, pp. 1038–1041.

[5.12] V. A. K. Prabhala, P. Fajri, V. S. P. Gouribhatla, B. P. Baddipadiga, and M. Ferdowsi, "A dc-dc converter with high voltage gain and two input boost stages," *IEEE Transactions on Power Electronics*, vol. 31, no. 6, pp. 4206–4215, June 2016.

[5.13] J. C. Rosas-Caro, J. M. Ramirez, F. Z. Peng, and A. Valderrabano, "A dc-dc multilevel boost converter," *IET Power Electronics*, vol. 3, no. 1, pp. 129–137, January 2010.

[5.14] J. C. Rosas-Caro, J. C. Mayo-Maldonado, A. Valderrabano-Gonzalez, F. Beltran-Carbajal, J. M. Ramirez-Arredondo, and J. R. Rodriguez-Rodriguez, "Dc-dc multiplier boost converter with resonant switching," *Electric Power Systems Research*, vol. 119, pp. 83–90, 2015.

[5.15] Z. Safarian and H. Hashemi, "Capacitance-sharing, dual-output, compact, switched-capacitor dc-dc converter for low-power biomedical implants," *Electronics Letters*, vol. 50, no. 23, pp. 1673–1675, 2014.

[5.16] M. Kabalo, D. Paire, B. Blunier, D. Bouquain, M. G. Simoes, and A. Miraoui, "Experimental validation of high-voltage-ratio low-input-current-ripple converters

for hybrid fuel cell supercapacitor systems," *IEEE Transactions on Vehicular Technology*, vol. 61, no. 8, pp. 3430–3440, Oct 2012.

[5.17] R. Ling, G. Zhao, and Q. Huang, "High step-up interleaved boost converter with low switch voltage stress," *Electric Power Systems Research*, vol. 128, pp. 11–18, 2015.

[5.18] F. S. Garcia, J. A. Pomilio, and G. Spiazzi, "Modeling and control design of the interleaved double dual boost converter," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 8, pp. 3283–3290, Aug 2013.

[5.19] C. A. Soriano-Rangel, J. C. Rosas-Caro, and F. Mancilla-David, "An optimized switching strategy for a ripple-canceling boost converter," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 7, pp. 4226–4230, July 2015.

[5.20] Y. m. Ye and K. W. E. Cheng, "Quadratic boost converter with low buffer capacitor stress," *IET Power Electronics*, vol. 7, no. 5, pp. 1162–1170, May 2014.

[5.21] J. A. Morales-Saldana, R. Loera-Palomo, E. Palacios-Hernandez, and J. L. Gonzalez-Martinez, "Modelling and control of a dc-dc quadratic boost converter with r2p2," *IET Power Electronics*, vol. 7, no. 1, pp. 11–22, January 2014.

[5.22] K. Patidar and A. C. Umarikar, "High step-up converters based on quadratic boost converter for micro-inverter," *Electric Power Systems Research*, vol. 119, pp. 168–177, 2015.

[5.23] O. Lopez-Santos, L. Martinez-Salamero, G. Garcia, H. Valderrama-Blavi, and T. Sierra-Polanco, "Robust sliding-mode control design for a voltage regulated quadratic boost converter," *IEEE Transactions on Power Electronics*, vol. 30, no. 4, pp. 2313–2327, April 2015.

[5.24] J. C. Mayo-Maldonado, J. C. Rosas-Caro, and P. Rapisarda, "Modeling approaches for dc-dc converters with switched capacitors," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 2, pp. 953–959, Feb 2015.

[5.25] R. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, ser. Power Electronics. Springer US, 2001.

[5.26] F. L. Luo and H. Ye, "Positive output cascade boost converters," *IEE Proceedings - Electric Power Applications*, vol. 151, no. 5, pp. 590–606, Sept 2004.

[5.27] C. Y. Chan, "Investigation of voltage-mode controller for cascade boost converter," *IET Power Electronics*, vol. 7, no. 8, pp. 2060–2068, August 2014.

[5.28] R. Loera-Palomo and J. A. Morales-Saldana, "Family of quadratic step-up dc-dc converters based on non-cascading structures," *IET Power Electronics*, vol. 8, no. 5, pp. 793–801, 2015.

[5.29] Y. Li, Q. Liu, S. Hu, F. Liu, Y. Cao, L. Luo, and C. Rehtanz, "A virtual impedance comprehensive control strategy for the controllably inductive power filtering system," *IEEE Transactions on Power Electronics*, vol. 32, no. 2, pp. 920–926, Feb 2017.

[5.30] Y. Li, Y. Peng, F. Liu, D. Sidorov, D. Panasetsky, C. Liang, L. Luo, and Y. Cao, "A controllably inductive filtering method with transformer-integrated linear reactor for power quality improvement of shipboard power system," *IEEE Transactions on Power Delivery*, vol. 32, no. 4, pp. 1817–1827, Aug 2017.

[5.31] Lessa Tofoli, F., de Castro Pereira, D., de Paula, W. J., de Sousa Oliveira Junior, D.: 'Survey on non-isolated high-voltage step-up dc–dc topologies based on the boost converter', *IET Power Electron.*, 2015, 8, (10), pp. 2044–2057.

[5.32] Rosas-Caro, J.C., Mancilla-David, F., Mayo-Maldonado, J.C., Gonzalez-Lopez, J.M., Torres-Espinosa H.L., and Valdez-Resendiz, J.E.: 'A Transformer-less High-Gain Boost Converter With Input Current Ripple Cancelation at a Selectable Duty Cycle', *IEEE Trans on Industrial Electron.* 2013, 60, (10), pp. 4492-4499.

[5.33] Erickson, R.W., Maksimovic, D.: 'Fundamentals of power electronics' (Springer, New York, USA, 2001, 2nd edn.)

[5.34] Rosas-Caro, J.C., Ramirez, J.M., Peng, F.Z. and Valderrabano, A.: 'A DC-DC multilevel boost converter', *IET Power Electron.*, 2010, 3, (1), pp. 129-137.

[5-35] Gandomkar, A., Parastar, A., and Seok, J.: 'High-Power Multilevel Step-Up DC/DC Converter for Offshore Wind Energy Systems', *IEEE Trans. on Ind. Electron.*, 2016, 63, (12), pp. 7574-7585.

[5.36] Vazquez, N., Medina, F., Hernandez, C., Arau, J., and Vazquez, E.: 'Double tapped-inductor boost converter', *IET Power Electronics*, 2015, 8, (5), pp. 831-840.

[5.37] Packnezhad, M., Farzanehfard, H., and Adib, E.: 'Integrated soft switching cell and clamp circuit for interleaved high-step-up converters', *IET Power Electron.*, 2019, 12, (3), pp. 430-437.

[5.38] Luo, F.L., and Ye, H.: 'Positive output cascade boost converters' *IEE Proc. - Electric Power Appl.*, 2004, 151, (5), pp. 590-606.

[5.39] Lopez-Santos, O., Martinez-Salamero, L., Garcia, G., Valderrama-Blavi, H., and Sierra-Polanco, T. 'Comparison of quadratic boost topologies operating under sliding-mode control'. Proc. Brazilian Power Electronics Conference, Gramado, 2013, pp. 66-71.

[5.40] Ortiz-Lopez, M.G., Leyva-Ramos, J., Carbajal-Gutierrez, E.E., and Morales-Saldana, J.A.: 'Modelling and analysis of switch-mode cascade converters with a single active switch', *IET Power Electron.*, 2008, 1, (4), pp. 478-487.

[5.41] Leyva-Ramos, J., Lopez-cruz, J.M., Ortiz-lopez, M.G., and Diaz-Saldierna, L.H.: 'Switching regulator using a high step-up voltage converter for fuel-cell modules', *IET Power Electron.*, 2013, 6, (8), pp. 1626-1633.

[5.42] Lopez-Santos, O., Martinez-Salamero, L., Garcia, G., Valderrama-Blavi, H., and Sierra-Polanco, T.: 'Robust Sliding-Mode Control Design for a Voltage Regulated Quadratic Boost Converter', *IEEE Trans. on Power Electron.*, 2015, 30, (4), pp. 2313-2327.

[5.43] Jiang, W., Chincholkar, S.H., and Chan, C.: 'Modified voltage-mode controller for the quadratic boost converter with improved output performance', *IET Power Electron.*, 2018, 11, (14), pp. 2222-2231.

[5.44] Ye, Y.M., and Cheng, K.W.E.: 'Quadratic boost converter with low buffer capacitor stress' *IET Power Electron.*, 2014, 7, (5), pp. 1162-1170.

[5.45] Loera-Palomo, R., and Morales-Saldaña, J.A.: 'Family of quadratic step-up dc–dc converters based on non-cascading structures', *IET Power Electron.*, 2015, 8, (5), pp. 793-801.

[5.46] Valdez-Resendiz, J.E.; Rosas-Caro, J.C.; Mayo-Maldonado, J.C.; Llamas-Terres, A. Quadratic boost converter based on stackable switching stages. IET Power Electron. 2018, 11, 1373–1381.

[5.47] O. Lopez-Santos, J. C. Mayo-Maldonado, J. C. Rosas-Caro, J. E. Valdez-Resendiz, D. A. Zambrano-Prada and O. F. Ruiz-Martinez, "Quadratic boost converter with low-output-voltage ripple," *IET Power Electronics*, vol. 13, no. 8, pp. 1605–1612, 2020.

Capítulo 6

Convertidor elevador cuadrático de bajo almacenamiento de energía (LES-QBC)

6.1 Principio de operación del convertidor elevador de bajo almacenamiento de energía

El convertidor elevador de bajo almacenamiento de energía (Low-Energy Storage Boost Converter, LESBC) (Figura 6.1) se plantea como una solución eficiente para aplicaciones en las que se requiere una elevación significativa de voltaje, sin los inconvenientes de un gran volumen de energía almacenada en los componentes pasivos. En este tipo de topologías, se busca minimizar la energía almacenada en inductores y capacitores, lo que conlleva beneficios como una mayor densidad de potencia, menor tiempo de respuesta dinámica y reducción del tamaño físico del convertidor [6.1].

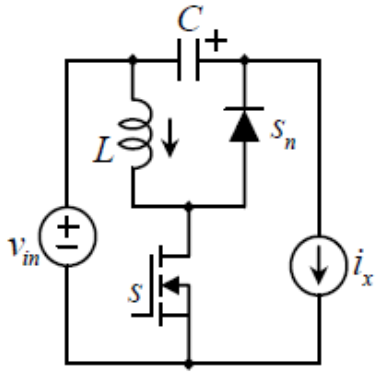


Figura 6.1 La topología del LESBC

A diferencia del convertidor elevador tradicional (boost converter) (Figura 6.2), en el cual el inductor *L* almacena una cantidad significativa de energía durante el tiempo de conducción del interruptor, el convertidor elevador de bajo almacenamiento de energía opera con inductancias y capacitancias de valores reducidos. Esto es posible mediante una arquitectura optimizada que mejora el aprovechamiento de la energía y reduce las pérdidas asociadas a la histéresis magnética y resistencia serie equivalente (ESR) [6.2].

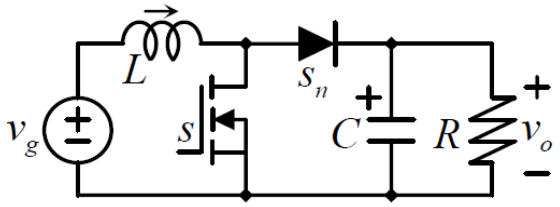


Figura 6.2 El convertidor elevador tradicional

Durante la operación del convertidor elevador de bajo almacenamiento de energía, la conmutación controlada del interruptor permite transferir energía en intervalos breves, limitando el almacenamiento prolongado en los componentes pasivos. Esta estrategia no solo mejora la eficiencia energética, sino que también disminuye el voltaje sobre los componentes, prolongando su vida útil [6.3].

Una característica importante del convertidor elevador de bajo almacenamiento de energía, es su capacidad para operar con alta eficiencia incluso en modos de conducción discontinua (DCM), lo cual es adecuado en aplicaciones de baja carga o fuentes de energía con variabilidad, como los paneles solares o las celdas de hidrógeno [6.4]. No obstante, esta arquitectura también implica desafíos, como una mayor sensibilidad a perturbaciones y la necesidad de un control más sofisticado para garantizar la estabilidad del sistema.

En resumen, el principio de operación del convertidor elevador de bajo almacenamiento de energía representa un avance hacia convertidores más compactos, eficientes y sostenibles, especialmente útiles en el contexto de la electrónica de potencia aplicada a energías renovables y sistemas embebidos.

6.2 Convertidor elevador cuadrático de bajo almacenamiento de energía (LES-QBC)

El Convertidor Elevador Cuadrático de Bajo Almacenamiento de Energía (LES-QBC), es una topología de elevador cuadrático que requiere menos energía almacenada en los capacitores que el elevador tradicional y otros convertidores cuadráticos para realizar la misma conversión de potencia con el mismo rizo de voltaje de salida [6.5, 6.6]. El tamaño del capacitor es una compensación con el rizo de voltaje de salida, pero se ha demostrado que, para los mismos parámetros, el LES-QBC requiere menos energía almacenada en los capacitores. Esta es una ventaja ya que el volumen de los capacitores es proporcional a su capacidad máxima de energía almacenada [6.7-6.9]. Una reducción de la energía almacenada conduce a un convertidor compacto.

La Figura 6.3 muestra el Convertidor Elevador Cuadrático de Bajo Almacenamiento de Energía (LES-QBC). Se basa en dos transistores (s_1 y s_2), dos diodos (s_{1n} y s_{2n}), dos capacitores (C_1 y C_2) y dos inductores (L_1 y L_2).

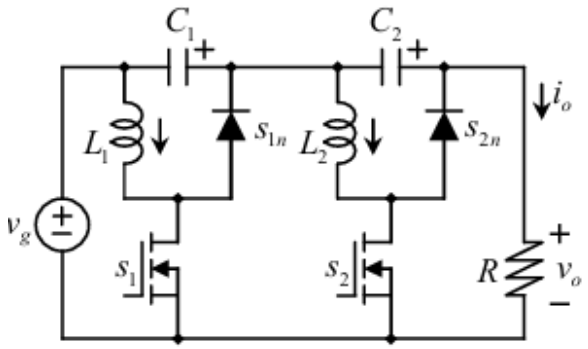


Figura 6.3 La topología LES-QBC.

Cada transistor tiene un diodo complementario, s_{1n} es complementario de s_1 y s_{2n} es complementario de s_2. Como en otros convertidores de la literatura, en Modo de Conducción Continua (CCM), el diodo complementario se cierra cuando su transistor está abierto y el diodo se abre cuando su transistor se cierra.
En la Figura 6.3, la fuente de voltaje de entrada se denomina v_g. El voltaje de salida se ha denominado v_o y la corriente de salida i_o. En esta investigación, similar a [6.10], las letras minúsculas se usan para representar una señal completa o su estado estacionario más variaciones; las letras mayúsculas se usan para representar el estado estacionario o el valor de CC de la señal; y las letras con gorro (o sombrero) representan el componente de CA o variaciones de la señal alrededor del valor de CC. La ecuación (6.1) es un ejemplo de esta nomenclatura en la que x es la señal completa compuesta por su valor de CC y variaciones de CA.

$$x = X + \hat{x} \tag{6.1}$$

A fin de definir el escenario de estudio y garantizar la consistencia en el análisis del convertidor LES-QBC, se establecen los parámetros eléctricos y de operación empleados en ésta trabajo. Estos valores han sido seleccionados considerando condiciones representativas de operación, permitiendo analizar el compromiso existente entre el rizo de voltaje de salida y la energía almacenada en los capacitores. En la Tabla 6.1 se resumen dichos parámetros, los cuales constituyen la base para el desarrollo del modelo matemático y la formulación del problema de optimización presentado en las secciones siguientes.

Tabla 6.1 Parámetros del Convertidor Elevador Cuadrático de Bajo Almacenamiento de Energía (LES-QBC)

Parametro	Simbolo	Valor	Unidad
Voltaje de entrada	V_g	20	V
Voltaje de salida	V_o	120	V
Inductor de entrada	L_1	250	μH
Inductor de salida	L_2	250	μH
Capacitor 1 (no optimizado)	C_1	11	μF
Capacitor 2 (no optimizado)	C_2	11	μF
Capacitor 1 (optimizado)	C_1	19	μF
Capacitor 2 (optimizado)	C_2	10	μF
Frecuencia de conmutacion	f_s	20	kHz
Resistencia de carga	R_o	200	Ω
Rango de ciclo de trabajo	D	0.55 – 0.65	–

A partir de los parámetros definidos en la Tabla 6.1, es posible establecer las condiciones de operación del convertidor LES-QBC bajo las cuales se llevará a cabo el análisis. Estos valores no solo permiten fijar un punto de referencia para el estudio del comportamiento del sistema, sino que también facilitan la evaluación del impacto de la selección de los capacitores en el rizo de voltaje de salida. En este contexto, resulta fundamental comprender la forma en que el convertidor regula la transferencia de energía, lo cual está directamente relacionado con su ciclo de trabajo. Por esta razón, en la siguiente sección se describe el concepto de ciclo de trabajo y su influencia en la operación del convertidor.

6.2.1 El ciclo de trabajo

El funcionamiento de un convertidor está controlado por señales digitales que indican cuándo los transistores están abiertos o cerrados. A esas señales las llamamos *funciones de conmutación*. El LES-QBC tiene dos transistores y luego dos señales de conmutación. Podemos nombrar las señales de conmutación de las funciones de conmutación como sus respectivos transistores por simplicidad y luego:

$$s_1(t) = \begin{cases} 1 \longrightarrow s_1 \ está \ cerrado \\ 0 \longrightarrow s_2 \ está \ abierto \end{cases} \tag{6.2}$$

$$s_2(t) = \begin{cases} 1 \longrightarrow s_2 \ está \ cerrado \\ 0 \longrightarrow s_1 \ está \ abierto \end{cases} \tag{6.3}$$

Como ocurre con otras señales digitales, las señales de conmutación pueden ser altas o bajas, o tomar dos valores (0 o 1). En la práctica, las señales de conmutación se generan con circuitos analógicos o con microcontroladores (digitalmente), y la digital puede corresponder a 3.3 V o 5 V mientras que el cero digital puede corresponder a 0 voltios.

Los transistores generalmente se conmutan a una frecuencia fija, llamada frecuencia de conmutación. Esto significa que se abren y cierran en función de las señales de conmutación, pero realizan un proceso de cierre y apertura en un periodo de tiempo predefinido. La regulación de los convertidores se realiza ajustando el tiempo que los interruptores permanecen cerrados. Esto se llama *Modulación de Ancho de Pulso* (PWM) y la frecuencia de conmutación se indica como F_s. El período de conmutación se define como la inversa de la frecuencia de conmutación ($T_s = 1/F_s$).

$$T_s = \frac{1}{F_s} \tag{6.4}$$

La *relación de trabajo o ciclo de trabajo (d)* es la fracción de tiempo que un determinado transistor está cerrado dividida por la inversa de la frecuencia de conmutación, también llamado período de conmutación T_s. La relación de trabajo es igual al promedio de la función de conmutación.

$$d(t) = \frac{1}{T_s}\int_{t}^{t+T_s} s_1(\tau)d\tau = \frac{1}{T_s}\int_{t}^{t+T_s} s_2(\tau)d\tau \tag{6.5}$$

Si el convertidor tiene más de un transistor, cada transistor puede tener un ciclo de trabajo diferente (dependiendo de la topología), en este caso el LES-QBC tiene dos transistores, pero su funcionamiento considera que ambos tienen el mismo ciclo de trabajo.

6.3 Modelado matemático del convertidor elevador cuadrático de bajo almacenamiento energía (LES-QBC)

Para el desarrollo del modelo matemático del convertidor LES-QBC, es necesario establecer con claridad las variables y parámetros que describen su comportamiento eléctrico. Estas variables incluyen los voltajes en los elementos de almacenamiento, las corrientes en los inductores y el ciclo de trabajo como variable de control. En la Tabla 6.2 se presentan dichas variables junto con su correspondiente descripción,

con el fin de facilitar la comprensión y seguimiento del análisis matemático que se desarrolla a continuación.

Tabla 6.2 Variables y parámetros del modelo del convertidor LES-QBC

Símbolo	Unidad	Descripción
v_g	V	Voltaje de entrada
v_o	V	Voltaje de salida
i_{L1}	A	Corriente del inductor L_1
i_{L2}	A	Corriente del inductor L_2
v_{C1}	V	Voltaje del capacitor C_1
v_{C2}	V	Voltaje del capacitor C_2
D	–	Ciclo de trabajo

Esta sección analiza el modelo matemático del LES-QBC utilizando la técnica de promedio estándar. En aras de la simplicidad, el modelo se derivará considerando que el convertidor tiene dos etapas de potencia en cascada. Se denominarán etapas de potencia de entrada y salida. La etapa de potencia de entrada está formada por L_1, C_1, s_1 y s_{1n}, mientras que la etapa de potencia de salida está formada por L_2, C_2, s_2 y s_{2n}.

6.3.1 Una sola etapa de potencia

Las etapas de potencia de entrada y salida tienen la misma topología y el convertidor puede verse como un tipo de circuito en cascada.

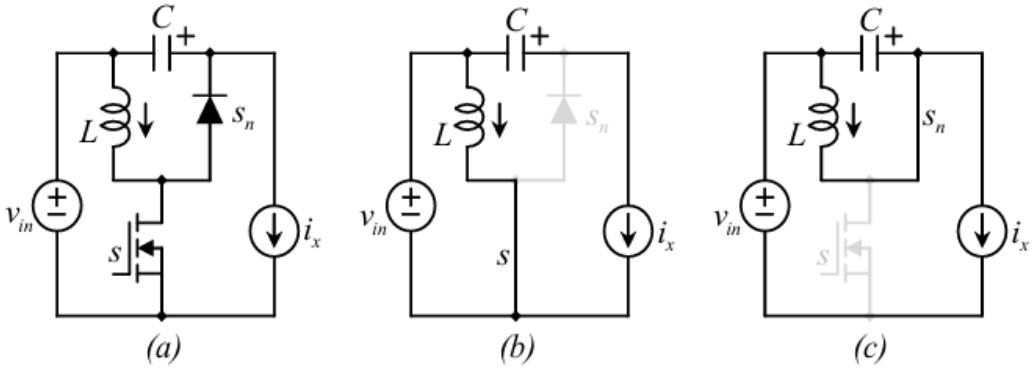


Figura 6.4 (a) Topología de una etapa de circuito único, (b) estado de conmutación del convertidor cuando el interruptor está cerrado, (c) estado de conmutación del convertidor cuando el interruptor está abierto.

La Figura 6.4 (a) muestra una única etapa de potencia. La etapa de potencia tiene dos estados de conmutación o circuitos equivalentes. Esto se considera en el modo de conducción continua (CCM) [6.10]. Esos circuitos equivalentes se muestran en la

Figura 6.4 (b) y Figura 6.4 (c). La Figura 6.4 (b) muestra el estado de conmutación o circuito equivalente que tiene el convertidor si el interruptor s está cerrado (mientras el diodo s_n está abierto), y la Figura 6.4 (c) representa el estado de conmutación que tiene el convertidor cuando el transistor está abierto y el diodo está cerrado.

En la Figura 6.4 (b), el inductor L está en paralelo con el voltaje de entrada v_{in} y luego se carga. Al mismo tiempo, el capacitor se descarga mediante la corriente de salida de la etapa de potencia i_x. Esto puede escribirse como lo expresan las ecuaciones (6.6) y (6.7).

$$L\frac{di_L}{dt} = v_{in} \tag{6.6}$$

$$C\frac{dv_C}{dt} = -i_x \tag{6.7}$$

En el otro estado de conmutación (Figura 6.4 (c)), el capacitor C y el inductor L están conectados en paralelo, pero de manera que el inductor se descarga y la energía se transfiere del inductor al capacitor. En otras palabras, el condensador se carga en este estado.

La corriente de salida (i_x) todavía descarga el condensador, pero la corriente del inductor es mayor (como se mostrará al estudiar el equilibrio). La dinámica del circuito en la Figura 6.4 (c) se puede describir mediante las siguientes ecuaciones.

$$L\frac{di_L}{dt} = -v_C \tag{6.8}$$

$$C\frac{dv_C}{dt} = i_L - i_x \tag{6.9}$$

Al utilizar la técnica de promedio estándar [6.11], las ecuaciones diferenciales o de señal completa que describen la dinámica del circuito en la Figura 6.4 (a) se pueden escribir como Ecuaciones (6.10) y (6.11).

$$L\frac{di_L}{dt} = d(v_{in}) + (1-d)(-v_C) \tag{6.10}$$

$$C\frac{dv_C}{dt} = d(-i_x) + (1-d)(i_L - i_x) \tag{6.11}$$

Las ecuaciones (6.10) y (6.11) son el modelo de señal completa de una sola etapa de potencia. Esas ecuaciones se pueden simplificar aún más a las ecuaciones (6.12) a (6.13).

$$L\frac{di_L}{dt} = dv_{in} - (1-d)v_C \tag{6.12}$$

$$C\frac{dv_C}{dt} = (1-d)i_L - i_x \tag{6.13}$$

Las ecuaciones (6.12) y (6.13) describen el comportamiento de las variables de estado de la etapa de potencia, que son la corriente del inductor y el voltaje del capacitor. También se pueden utilizar para encontrar el estado estacionario o equilibrio, que es la condición operativa en la que las variables de estado ya no varían. Esto se puede encontrar haciendo que las derivadas de las variables de estado sean iguales a cero. El equilibrio de una sola etapa de potencia se puede escribir como las Ecuaciones (6.14) y (6.15).

$$V_C = \frac{D}{1-D} V_{in} \tag{6.14}$$

$$I_L = \frac{1}{1-D} I_x \tag{6.15}$$

Tenga en cuenta que las letras mayúsculas se utilizan para indicar que esos son los componentes de CC de las variables o su valor de equilibrio.

6.3.2 El convertidor de potencia LES-QBC

El convertidor de potencia LES-QBC está compuesto por dos etapas de potencia, como la descrita. La segunda etapa de potencia es la carga de la primera; el voltaje intermedio V_x y el voltaje de salida V_o se pueden definir como las ecuaciones (6.16) y (6.17), respectivamente.

$$V_x = V_g + V_{C1} \tag{6.16}$$

$$V_o = V_x + V_{C2} = V_g + V_{C1} + V_{C2} \tag{6.17}$$

Al utilizar las ecuaciones (6.14) a (6.17), se puede escribir un equilibrio compuesto para el circuito de la Figura 6.3 como ecuaciones (6.18) a (6.23).

$$V_{C1} = \frac{D}{1-D}\, V_g \tag{6.18}$$

$$V_x = \frac{1}{1-D}\, V_g \tag{6.19}$$

$$V_{C2} = \frac{D}{1-D}\, V_x = \frac{D}{(1-D)^2}\, V_g \tag{6.20}$$

$$V_o = \frac{1}{(1-D)^2}\, V_g \tag{6.21}$$

$$I_{L2} = \frac{1}{1-D}\, I_O \tag{6.22}$$

$$I_{L1} = \frac{1}{(1-D)^2}\, I_O \tag{6.23}$$

Los voltajes V_x y V_o no son variables de estado, pero es conveniente definirlos ya que son variables auxiliares importantes. Finalmente, la ganancia G, que es la

relación del voltaje en el puerto de salida, dividida por el voltaje en el puerto de entrada, se puede calcular a partir de la ecuación (6.21) como ecuación (6.24).

$$G = \frac{1}{(1-D)^2} \tag{6.24}$$

6.3.3 Los circuitos equivalentes del convertidor real (compuesto)

El análisis realizado nos permite determinar la condición de CC o equilibrio del convertidor, pero el convertidor compuesto o real tiene cuatro posibles estados de conmutación. Esto se debe a que las dos señales de conmutación PWM se desplazan 180° [6.5, 6.6]. Entonces, durante un instante de tiempo particular, las señales de conmutación pueden obtener cuatro combinaciones posibles. La Figura 6.5 muestra dos funciones de conmutación desplazadas 180°, como la utilizada en LES-QBC; su ciclo de trabajo es superior al 50%; en realidad es el 66%; podemos ver que hay tres combinaciones del valor instantáneo de esas señales de conmutación: $s_1 = 1$ mientras que $s_2 = 0$, $s_1 = 1$ mientras $s_2 = 1$, y $s_1 = 0$ mientras $s_2 = 1$. Para ciclos de trabajo inferiores al 50%, aparecería un cuarto estado ($s_1 = 0$ y $s_2 = 0$).

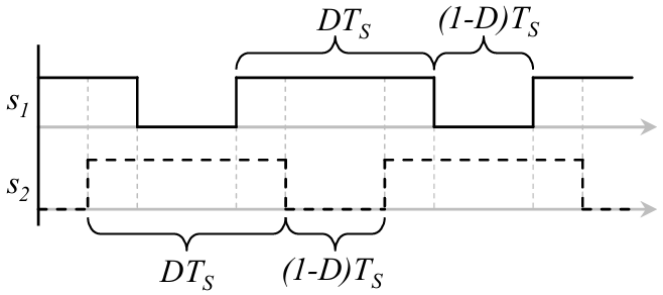


Figura 6.5 Funciones de conmutación del LES-QBC y su relación con el ciclo de trabajo D.

A partir de las combinaciones de las señales de conmutación, es posible identificar los distintos estados de operación del convertidor. En la Tabla 6.3 se resumen estos estados, considerando las posibles combinaciones de los interruptores.

Tabla 6.3 Estados de conmutación del convertidor LES-QBC

s_1	s_2	**Descripción**
0	0	Ambos interruptores abiertos
0	1	Etapa de salida activa
1	0	Etapa de entrada activa
1	1	Transferencia simultánea de energía

Estos estados permiten definir los circuitos equivalentes del convertidor en cada intervalo de operación, los cuales se utilizan para el análisis del comportamiento dinámico del sistema.

Se puede usar un microcontrolador para generar esas señales y cambiar su ciclo de trabajo (su ancho de pulso) simétricamente. Esto produciría que ambos transistores permanecieran cerrados durante el mismo tiempo promedio. La Figura 6.6 muestra los cuatro posibles estados de conmutación del LES-QBC.

A pesar de los cuatro estados posibles, sólo tres de ellos aparecen en una determinada operación [6.5, 6.6] (y sólo dos si $D = 0.5$). Si el ciclo de trabajo supera 0.5, los estados que aparecen son {0, 1}, {1, 0} y {1, 1}, (ver la Figura 6.5), cuando el ciclo de trabajo es inferior a 0.5, los estados que aparecen son {0, 1}, {1, 0} y {0, 0}, y cuando el ciclo de trabajo es exactamente 0.5, los estados de conmutación que aparecen son solo {0, 1} y {1, 0}.

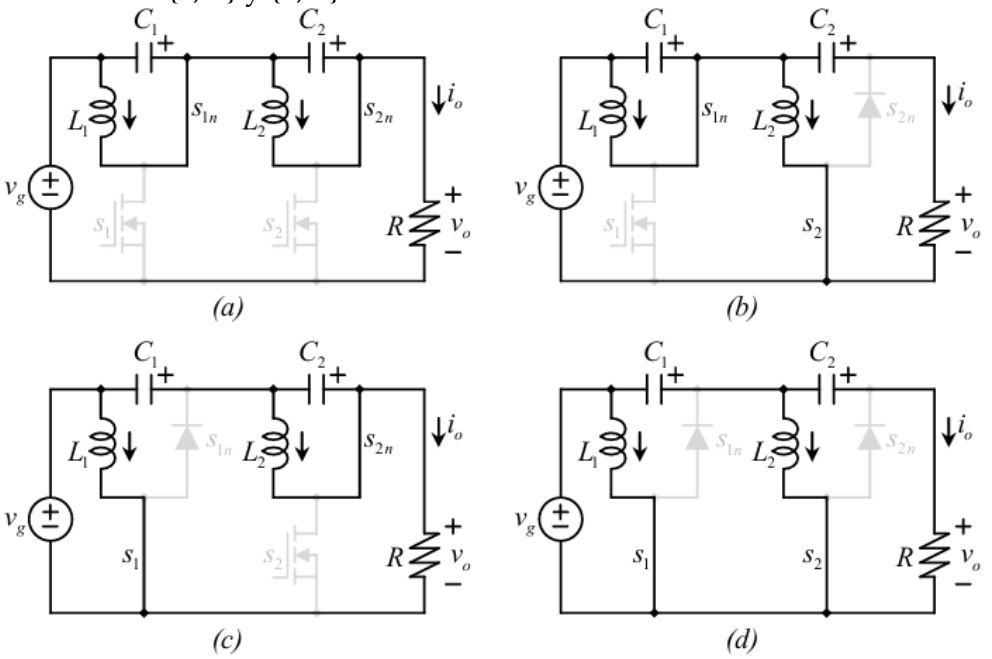


Figura 6.6 Estados de conmutación del convertidor con dos funciones de conmutación: (a) $\{s_1, s_2\} = \{0, 0\}$; (b) $\{s_1, s_2\} = \{0, 1\}$; (c) $\{s_1, s_2\} = \{1,0\}$; y (d) $\{s_1, s_2\} = \{1, 1\}$.

6.3.4 Calcular el rizo de voltaje en el puerto de salida

Considerando los circuitos equivalentes reales en la Figura 6.6, es importante ya que el rizo de voltaje de salida (OVR) se calcula en función de esos circuitos. El OVR está relacionado con la calidad de la energía en el puerto de salida del convertidor. Idealmente, se espera que el voltaje en el puerto de salida parezca un valor constante

perfecto sin rizo (o variación), pero el rizo es producido por la conmutación de los transistores y luego, es inevitable en la mayoría de los casos. Un valor grande de capacitancia en los capacitores reduciría el rizo, pero esto daría como resultado capacitores de gran tamaño, lo cual no es deseado. Este compromiso entre el rizo de voltaje y el tamaño de los capacitores es bien conocido en el campo de la electrónica de potencia ya que ocurre en la mayoría de las topologías, por lo que el objetivo es minimizar el OVR sin aumentar la energía almacenada en el capacitor.

En un convertidor tradicional, como en el convertidor elevador tradicional, hay dos circuitos o estados de conmutación equivalentes, y el OVR se puede calcular analizando uno de ellos. En este caso el convertidor tiene cuatro etapas de conmutación, y debemos evaluar dos de ellas para conocer el cambio máximo de voltaje.

En el LES-QBC, durante la operación, hay cuatro momentos diferentes en los que el voltaje de salida cambia de manera diferente; por ejemplo, la Figura 6.7 (a) muestra un zoom en el rizo de voltaje de salida para la operación en la que $D = 0.6$, junto con las señales de disparo para s_1 y s_2. Los cuatro tiempos corresponden a una secuencia en la que el conjunto $\{s_1, s_2\}$ es igual a $\{1,1\},\{1,0\},\{1,1\}$ y $\{0,1\}$ (y se repite). Los estados de conmutación se repiten en la Figura 6.7 para ver la secuencia claramente. La Figura 6.7 (b) muestra el estado $\{s_1, s_2\}$ ={1, 1}, la Figura 6.7 (c) muestra el estado $\{s_1, s_2\}= \{1,0\}$, la Figura 6.7 (d) muestra el estado $\{s_1, s_2\}= \{1,1\}$ y la Figura 6.7 (e) muestra el estado $\{s_1, s_2\}= \{0,1\}$. La Figura 6.7 (a) también indica las pendientes del voltaje de salida, que también pueden derivarse de los circuitos equivalentes.

El estado decreciente, el estado en el que el voltaje de salida disminuye, tiene el mismo circuito equivalente y la misma ecuación en ambos momentos de la secuencia. El rizo de voltaje de salida se puede evaluar en los cuatro estados, pero como los estados decrecientes son iguales, la diferencia puede estar en los estados crecientes.

Dependiendo de los parámetros (por ejemplo, la capacitancia de los capacitores), un estado creciente puede ser mayor que el segundo y viceversa; si los estados crecientes son iguales, entonces también son iguales a los estados decrecientes, y luego evaluar cualquiera de las cuatro veces proporciona el mismo valor.

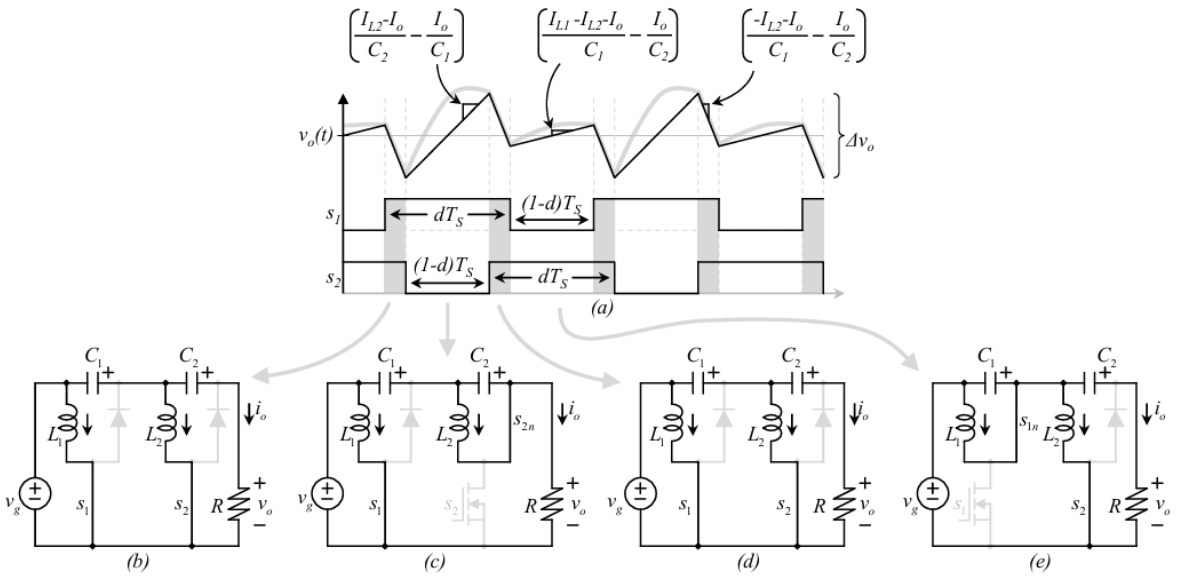


Figura 6.7 Descripción de OVR **(a)** zoom en el OVR, tiempos y pendientes, **(b)** estado {1,1}, **(c)** estado {1,0}, **(d)** estado {1,1}, **(e)** estado {0,1}.

Luego, el rizo de voltaje de salida se puede calcular evaluando ambos estados crecientes y determinando cuál es el mayor. Esos estados crecientes se muestran en la Figura 6.7 o en la Figura 6.6 (b), que corresponde a la ecuación (6.25), y en la Figura 6.6 (c), que corresponde a la ecuación (6.26). Se denominan Δv_{01} y Δv_{02}, respectivamente. Para facilitar la interpretación de las componentes del rizo de voltaje de salida, en la Tabla 6.4 se presentan las contribuciones asociadas a cada estado de conmutación.

Tabla 6.4 Componentes del rizo de voltaje en el convertidor LES-QBC

Componente	Descripción
Δv_{o1}	Variación del voltaje de salida asociada al primer estado de conmutación
Δv_{o2}	Variación del voltaje de salida asociada al segundo estado de conmutación
máx(Δv_o)	Máximo rizo de voltaje de salida, determinado por el mayor valor entre Δv_{o1} y Δv_{o2}

$$\Delta v_{01} = \frac{(1-D)T_s}{2}\left(\frac{I_{L1} - I_{L2} - I_o}{C_1} - \frac{I_o}{C_2}\right) \tag{6.25}$$

$$\Delta v_{02} = \frac{(1-D)T_s}{2}\left(\frac{-I_o}{C_1} + \frac{I_{L2} - I_o}{C_2}\right) \tag{6.26}$$

La Figura 6.7 también muestra una aproximación de la desviación clásica de las formas de onda ideales causadas por la forma de onda trapezoidal de las corrientes

del inductor. Por ejemplo, la forma de onda experimental se parecería a la teórica si las corrientes del inductor fueran perfectamente rectangulares. Sin embargo, dado que los inductores se cargan o descargan y parecen una forma de onda triangular, el voltaje de salida tiene esta forma suavizada.

Podemos sustituir las ecuaciones (6.22) y (6.23) en las ecuaciones (6.25) y (6.26) para obtener las ecuaciones en términos de I_o; además, podemos expresar C_1 y C_2 en términos de una sola capacitancia C y un parámetro de relación β, para tener una sola capacitancia y su relación como en la ecuación (6.27).

$$C_1 = C,\ C_2 = \beta C \tag{6.27}$$

Esas sustituciones conducen a las ecuaciones (6.28) y (6.29).

$$\Delta v_{01} = \frac{T_s I_o}{2C}\left(\frac{-(1+\beta)D^2 + (3\beta+2)D - (\beta+1)}{(1-D)\beta}\right) \tag{6.28}$$

$$\Delta v_{02} = \frac{I_o T_s}{2C}\left(\frac{D(1+\beta) - \beta}{\beta}\right) \tag{6.29}$$

El objetivo del optimizador es minimizar el rizo máximo; en otras palabras, el valor máximo se calcula a partir de las ecuaciones (6.25) o (6.26).

Referencias

[6.1] J. B. Wlasenko, "Design considerations for high-frequency power converters with reduced energy storage," *IEEE Transactions on Power Electronics*, vol. 32, no. 5, pp. 4025–4034, May 2017.

[6.2] D. C. Ludois, J. T. H. Kueck, and S. R. Patel, "Minimizing magnetic component size in low-energy-storage DC-DC converters," *IEEE Transactions on Industry Applications*, vol. 54, no. 1, pp. 238–247, Jan. 2018.

[6.3] P. K. Jain and V. Bahadur, "Analysis and design of low-energy-storage DC-DC converters for aerospace applications," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 52, no. 3, pp. 1212–1221, Jun. 2016.

[6.4] M. A. Riaz and F. M. Albatsh, "Low-power high-efficiency DC-DC converters for renewable energy systems," *Renewable Energy Journal*, vol. 94, pp. 189–198, Oct. 2016.

[6.5] O. Lopez-Santos, J. C. Mayo-Maldonado, J. C. Rosas-Caro, J. E. Valdez-Resendiz, D. A. Zambrano-Prada, and O. F. Ruiz-Martinez, "Quadratic boost

converter with low-output voltage ripple," *IET Power Electronics*, vol. 13, pp. 1605–1612, 2020.

[6.6] O. López-Santos, N. L. Varón, J. C. Rosas-Caro, J. C. Mayo-Maldonado, and J. E. Valdez-Reséndiz, "Detailed Modeling of the Low Energy Storage Quadratic Boost Converter," *IEEE Transactions on Power Electronics*, vol. 37, pp. 1885–1904, 2022.

[6.7] A. Ponniran, K. Orikawa, and J.-I. Itoh, "Minimum flying capacitor for N-level capacitor DC/DC boost converter," in *Proc. 9th Int. Conf. Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, Seoul, Korea, Jun. 1–5, 2015, pp. 1289–1296.

[6.8] U. Drofenik, G. Laimer, and J. W. Kolar, "Theoretical converter power density limits for forced convection cooling," in *Proc. Int. Conf. Power Electronics, Intelligent Motion, Power Quality*, Nurnberg, Germany, Jun. 7–9, 2005.

[6.9] H. Obara and Y. Sato, "Selection criteria of capacitors for flying capacitor converters," *IEEJ Journal of Industry Applications*, vol. 4, pp. 105–106, 2015.

[6.10] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, 2nd ed. New York, NY, USA: Springer, 2001.

[6.11] M. G. Ortiz-Lopez, J. Leyva-Ramos, E. E. Carbajal-Gutierrez, and J. A. Morales-Saldaña, "Modelling and analysis of switch-mode cascade converters with a single active switch," *IET Power Electronics*, vol. 1, pp. 478–487, 2008.

Capítulo 7
El algoritmo de optimización del enjambre de partículas (PSO)

7.1 Algoritmo de optimización del enjambre de partículas (PSO)

El PSO es un algoritmo de optimización metaheurístico popular que se ha aplicado ampliamente a diversos problemas científicos y de ingeniería. Está inspirado en el comportamiento social de bandadas de pájaros y bancos de peces, donde cada individuo (partícula) del grupo sigue un conjunto simple de reglas para buscar la solución óptima. Se ha demostrado que PSO es eficaz para resolver problemas complejos de optimización en diversos campos como la ingeniería, la economía y la informática. Este método iterativo ha demostrado solidez al evitar soluciones locales, en un espacio de búsqueda. Este tipo de método nos permite encontrar soluciones potenciales en un proceso de generación iterativo y evolucionarlas con el propósito de encontrar la "mejor solución" en un período de tiempo razonable.

Los algoritmos metaheurísticos se pueden clasificar en métodos clásicos y evolutivos [7.1]. El primero de ellos calcula el gradiente de la función para aproximar el mínimo o máximo de la función, pero este tipo de procedimiento no es aplicable en varios casos, su aplicabilidad depende de la función objetivo la cual debe ser unimodal y diferenciable. Por otro lado, los métodos evolutivos no utilizan la función de gradiente, sino que se inspiran en procesos naturales. El algoritmo PSO es un método de optimización simple, eficaz y probado y se ha utilizado anteriormente en el campo de la electrónica de potencia.

7.2 Optimización de enjambre de partículas

Introducido inicialmente por Kennedy y Eberhart en 1995 [7.2], el algoritmo PSO está inspirado en el comportamiento social de bandadas de aves o bancos de peces. En PSO, una población de partículas, que representan soluciones candidatas, se mueve a través del espacio de búsqueda para encontrar la solución óptima.

Cada partícula tiene una posición y una velocidad, y actualiza su posición y velocidad en cada iteración en función de su mejor posición encontrada hasta el momento y la mejor posición encontrada por el enjambre. El algoritmo PSO es eficaz en una amplia gama de problemas de optimización, incluida la optimización de funciones, el ajuste de parámetros, la selección de funciones y la agrupación.

Con base en la descripción anterior, es posible identificar los principales parámetros y variables que intervienen en el algoritmo PSO. En la Tabla 7.1 se presenta un resumen de estos elementos.

Tabla 7.1 Parámetros y variables del algoritmo PSO

Parámetro	Símbolo	Descripción
Número de partículas	N	Tamaño de la población
Iteraciones máximas	$k_{\text{máx}}$	Número máximo de iteraciones
Factor cognitivo	c_1	Influencia de la mejor posición individual
Factor social	c_2	Influencia de la mejor posición global
Velocidad	v_i	Velocidad de cada partícula
Posición	x_i	Solución candidata
Mejor posición individual	p_i	Mejor solución encontrada por la partícula
Mejor posición global	g	Mejor solución encontrada por el enjambre
Variables aleatorias	r_1, r_2	Factores aleatorios en el intervalo [0,1]

7.3 Inicialización

El primer paso es inicializar la población, que es un conjunto de partículas con una posición y velocidad particulares. Esto generalmente se realiza de forma aleatoria para tener un conjunto disperso en el espacio de búsqueda y límites predefinidos limitan la posición. Posteriormente, cada solución se sustituye en la función objetivo para determinar cuál de las soluciones es la mejor (al menos en este momento, es un procedimiento iterativo). Se detectan partículas locales y globales. Luego, comienza un proceso iterativo, donde la velocidad y la posición se actualizan y se aplican a cada solución.

Una vez descrito el proceso de inicialización, el algoritmo PSO puede entenderse como una secuencia de etapas iterativas que permiten la evolución de las partículas dentro del espacio de búsqueda. Para una mejor comprensión de este proceso, en la Tabla 7.2 se presenta un resumen de las principales etapas que conforman el algoritmo.

Tabla 7.2 Etapas del Algoritmo PSO

Etapa	Descripción
Inicialización	Generación aleatoria de partículas
Evaluación	Cálculo de la función objetivo
Actualización de velocidad	Ajuste según mejores posiciones
Actualización de posición	Movimiento en el espacio de búsqueda
Iteración	Repetición hasta convergencia

7.4 Velocidad de actualización

La velocidad juega un papel importante en el proceso. La TI se actualiza después de cada iteración en función de las mejores soluciones globales y locales obtenidas en cada iteración. El proceso utiliza factores cognitivos y sociales. La velocidad v_i^k de cada partícula x_i^k se actualiza utilizando la ecuación (7.1).

$$v_i^{k+1} = v_i^k + c_1\left(r_1^k\left(p_i^k - x_i^k\right)\right) + c_2\left(r_2^k\left(g^k - x_i^k\right)\right) \tag{7.1}$$

donde k representa la iteración actual, v_i^{k+1} es la velocidad actualizada para la siguiente generación $(k+1)$, de la partícula x_i^k, v_i^k es la velocidad actual, p_i^k es el mejor local hasta el momento de x_i^k, g^k es el mejor global hasta el momento. Además, r_1^k y r_2^k son valores aleatorios en el intervalo de [0, 1], mientras que los parámetros c_1 y c_2 son los factores cognitivos y sociales, respectivamente.

7.5 Nueva generación de partículas

Se generan nuevas partículas en función de las partículas anteriores y su velocidad; esto se logra con la ecuación (7.2).

$$x_i^{k+1} = v_i^k + v_i^{k+1} \tag{7.2}$$

donde x_i^{k+1} es la posición de la nueva partícula; generado para cada partícula x_i^k, cada iteración sustituye la partícula antigua por una nueva según la velocidad de la partícula v_i^{k+1}.

Este proceso se llama actualización de partículas. El proceso de actualización de soluciones se lleva a cabo durante un número predefinido de iteraciones.

El algoritmo PSO tiene varias ventajas que lo convierten en un método de optimización popular, entre ellas (i) simplicidad: el algoritmo PSO es fácil de implementar y comprender y solo tiene unos pocos parámetros para ajustar; (ii)

Optimización global: PSO es un algoritmo basado en población, lo que significa que puede explorar múltiples regiones del espacio de búsqueda en paralelo. Esto permite que el algoritmo evite quedarse atascado en los óptimos locales y pueda encontrar el óptimo global o el óptimo casi global; (iii) Velocidad de convergencia: PSO normalmente converge más rápido que otros algoritmos de optimización, especialmente en espacios de búsqueda de alta dimensión; (iv) Robustez: PSO es menos sensible a la población inicial que otros algoritmos de optimización y puede manejar funciones objetivo ruidosas o estocásticas; (v) Escalabilidad: PSO se puede paralelizar fácilmente, lo que lo hace adecuado para problemas de optimización a gran escala; (vi) Versatilidad: PSO se puede adaptar a una amplia gama de problemas de optimización, incluida la optimización continua, discreta y de variables mixtas, así como la optimización restringida y no restringida.

En general, el algoritmo PSO es un método de optimización potente y versátil que se puede aplicar a muchos problemas diferentes. Su simplicidad, capacidad de optimización global y rápida convergencia lo convierten en una opción popular tanto para investigadores como para profesionales.

7.6 Ejemplo numérico

Introduzcamos un ejemplo numérico para corroborar la efectividad de la optimización. El ejercicio consiste en diseñar un LES-QBC, especialmente seleccionando los capacitores. Los inductores considerados son $L_1 = 250\ \mu H$ y $L_2 = 250\ \mu H$; la frecuencia de conmutación del convertidor se eligió como $F_s = 20\ kHz$. Se desea que el voltaje de salida sea de 120 V con una entrada de alrededor de 20 V. La carga es resistiva $R_o = 200\ \Omega$. La relación de trabajo del convertidor opera entre 0.55 y 0.65.

El punto de partida de la optimización considera que ambos capacitores son iguales $C_1 = C_2 = 11\ \mu F$. Los resultados experimentales en [7.3, 7.4] recibieron un valor diferente pero también capacitores iguales. Al evaluar el rizo del voltaje de salida (OVR) con las ecuaciones (6.25) y (6.26), el OVR en el rango de ciclo de trabajo descrito anteriormente, el OVR se parece a la Figura 7.1.

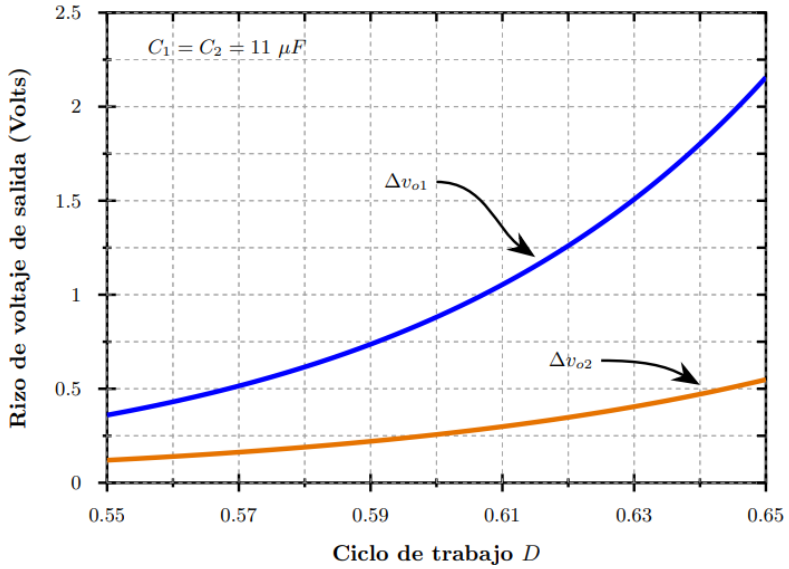


Figura 7.1 OVR en el rango de operación descrito (relación de trabajo de 0.55 a 0.65) con $C_1 = C_2 = 11\ \mu F$

Podemos concluir de la Figura 7.1 que el OVR máximo es de alrededor de 2.3 V, alcanzado en el punto de funcionamiento en el que D = 0.65. También podemos decir que el OVR está dominado por Δv_{01} ecuación (6.25), que es mayor en este ejemplo que Δv_{02} ecuación (6.26) en todo el rango, pero debemos evaluar ambas ecuaciones ya que otras combinaciones de parámetros pueden conducir a comportamientos diferentes. Por ejemplo, si $C_1 = 22\ \mu F$ y $C_2 = 11\ \mu F$, el resultado sería diferente. muestra la energía almacenada del capacitor para el ejemplo descrito.

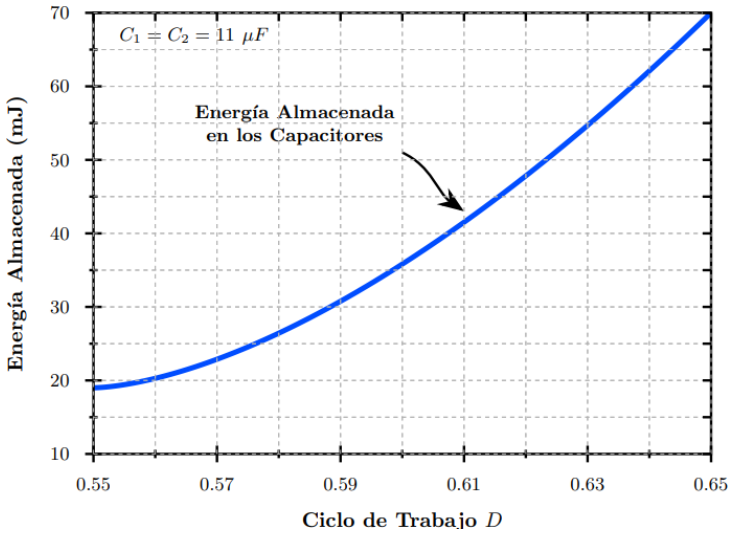


Figura 7.2 Capacitores de energía almacenada en el ejemplo descrito en el que $C_1 = C_2 = 11\ \mu F$.

La energía almacenada del condensador (Figura 7.2) se calculó mediante la ecuación (7.3).

$$J_1 = \frac{C_1(V_{C1})^2}{2} + \frac{C_2(V_{C2})^2}{2} \tag{7.3}$$

Podemos ver en la Figura 7.2 que la energía almacenada depende de las condiciones de funcionamiento, la energía máxima almacenada es de alrededor de 70 mJ y también se logra en el punto de funcionamiento en el que D = 0.65.

7.7 El problema desde el punto de vista de la optimización

El problema de optimización consiste en minimizar el rizo del voltaje de salida dado por el mayor valor obtenido de las ecuaciones (6.25) o (6.26), la principal restricción es no aumentar la energía almacenada del capacitor ecuación (7.5), la solución al problema debe ser una par de parámetros (C_1 y C_2) pero con la derivación de las ecuaciones (6.28) y (6.29), si se puede centrar en una variable (β), que se puede utilizar para calcular la capacitancia de los capacitores C_1 y con la ecuación (6.27). La solución puede tener decimales en los valores de capacitancia, y la solución puede ser valores no comerciales, pero pueden darnos una idea de los valores comerciales, y luego podemos evaluar el OVR y la energía almacenada para asegurar que el OVR sea menor que la solución no optimizada, y la energía almacenada no supera la de la solución no optimizada.

La energía almacenada se eligió como 70 mJ ya que está cerca de la energía almacenada máxima de la solución no optimizada.

Para resumir los elementos que intervienen en la formulación del problema de optimización, en la Tabla 7.3 se presentan los componentes principales, incluyendo la función objetivo, las variables de decisión, las restricciones y el método de solución.

Tabla 7.3 Formulación del problema de optimización

Elemento	Descripción
Función objetivo	Minimización del rizo de voltaje
Variables de decisión	Capacitancias C_1, C_2
Restricción	Energía almacenada constante
Método	Algoritmo PSO

A partir de esta formulación, el problema se puede formular matemáticamente de la siguiente manera.

$$\min_{\beta \in \mathbb{R}} f(\beta) = \begin{cases} \Delta v_{01} = \left(\dfrac{-(1+\beta)D^2 + (3\beta+2)D - (\beta+1)}{(1-D)\beta} \right), \ si \ (\Delta v_{01} > \Delta v_{02}) \\ \Delta v_{02} = \left(\dfrac{D(1+\beta) - \beta}{\beta} \right) \quad en \ otro \ caso \end{cases} \tag{7.4}$$

sujeto a:

$$\frac{C(V_{C1})^2}{2} + \frac{\beta C(V_{C2})^2}{2} \leq J_1 \tag{7.5}$$

$$0 \leq C \leq \frac{2J_1}{(V_{C1})^2} \tag{7.6}$$

$$0 \leq \beta C \leq \frac{2J_1}{(V_{C2})^2} \tag{7.7}$$

Los parámetros de este problema son la *Energía Máxima Almacenada* $J_1 = 70\ mJ$, cuando el Ciclo de Trabajo D = 0.65. Dado que la optimización se realiza mediante un único ciclo de trabajo, se recomienda utilizar el ciclo de trabajo máximo en el que operará el convertidor, ya que el ciclo de trabajo máximo corresponde a la ondulación máxima del voltaje de salida.

Referencias

[7.1] X.-S. Yang, *Engineering Optimization*. Hoboken, NJ, USA: John Wiley and Sons, 2010.

[7.2] R. Eberhart and J. Kennedy, "A new optimizer using particle swarm theory," in *Proc. 6th Int. Symp. Micro Machine and Human Science*, Nagoya, Japan, Oct. 4–6, 1995, pp. 39–43.

[7.3] O. Lopez-Santos, J. C. Mayo-Maldonado, J. C. Rosas-Caro, J. E. Valdez-Resendiz, D. A. Zambrano-Prada, and O. F. Ruiz-Martinez, "Quadratic boost converter with low-output voltage ripple," *IET Power Electronics*, vol. 13, pp. 1605–1612, 2020.

[7.4] O. López-Santos, N. L. Varón, J. C. Rosas-Caro, J. C. Mayo-Maldonado, and J. E. Valdez-Reséndiz, "Detailed Modeling of the Low Energy Storage Quadratic Boost Converter," *IEEE Transactions on Power Electronics*, vol. 37, pp. 1885–1904, 2022.

Capítulo 8

Simulación y resultados experimentales

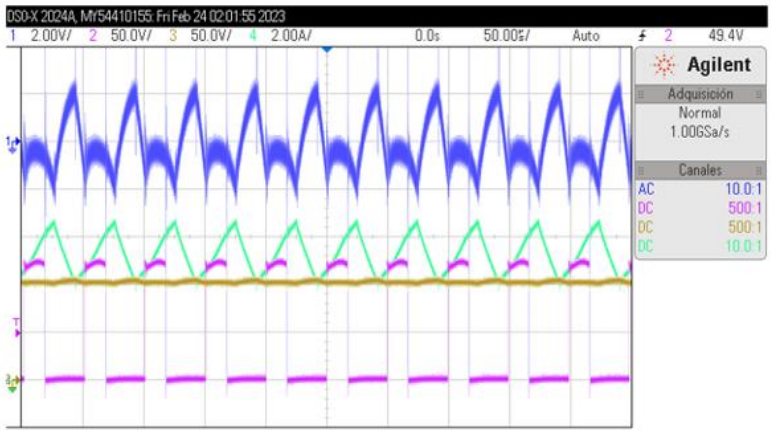
La solución del problema discutido es $C_1 = 18.68\ \mu F$ y $C_2 = 10.290\ \mu F$, esos son valores no comerciales, realizamos experimentos con valores comerciales de $C_1 = C_2 = 11\ \mu F$ para el experimento no optimizado y $C_1 = 19\ \mu F$ y $C_2 = 10\ \mu F$, para la versión optimizada. Se analizaron tres puntos operativos, cuando $D = \{0.65, 0.60, 0.55\}$.

La Figura 8.1 muestra formas de onda importantes de la operación del convertidor cuando $D = 0.65$. La Figura 8.1 a) muestra el diseño no optimizado. De arriba a abajo, podemos ver que la señal principal es un acercamiento (zoom) en la medición de $v_{C1} + v_{C2}$ a 2 V/div (medida con acoplamiento de CA). En verde podemos ver la corriente que pasa por el inductor $L1$ a 2 A/div; en rosa, podemos ver el voltaje a través del transistor s_2 a 50 V/div. Su voltaje máximo es igual al voltaje de salida; en color dorado podemos ver la medida de $v_{C1} + v_{C2}$ a 50 V/div (con acoplamiento CC). En la Figura 8.1 b), podemos ver las mismas señales, pero para el diseño optimizado. Evidentemente, el rizo de voltaje de salida es menor. En la Figura 8.1 c), podemos ver los gráficos del rizo de voltaje de salida similar a la Figura 7.1. Las señales azul y naranja son parámetros para el diseño no optimizado, mientras que las líneas violeta y amarilla son para el diseño optimizado.

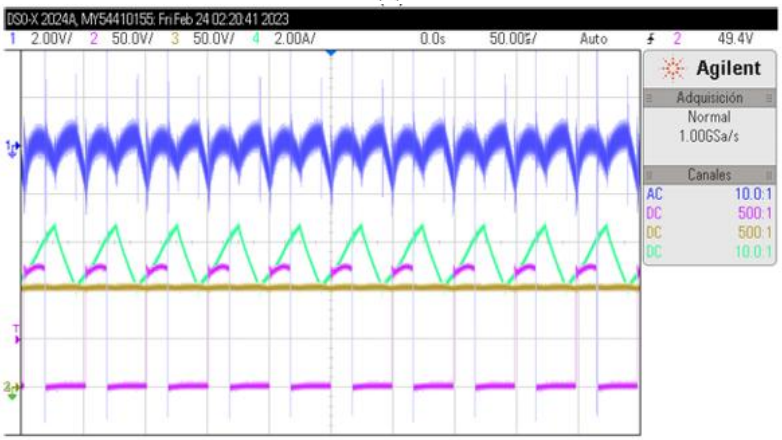
La Figura 8.2 muestra las mismas señales que la Figura 8.1, excepto en el caso en que $D = 0.6$. Y la Figura 8.3 muestra las mismas señales que la Figura 8.1 y 8.2, excepto en el caso en que D = 0.55.

Podemos observar que cuando se reduce el ciclo de trabajo, la diferencia entre la amplitud del rizo de voltaje de salida es menor (de la no optimizada a la optimizada), lo que también se puede observar en la Figura 8.1 c). La Figura 8.3 muestra que el rizo del voltaje de salida en ambas situaciones es casi la misma. Aun así, el diseño optimizado muestra una reducción promedio en el rizo del voltaje de salida en condiciones de funcionamiento completo.

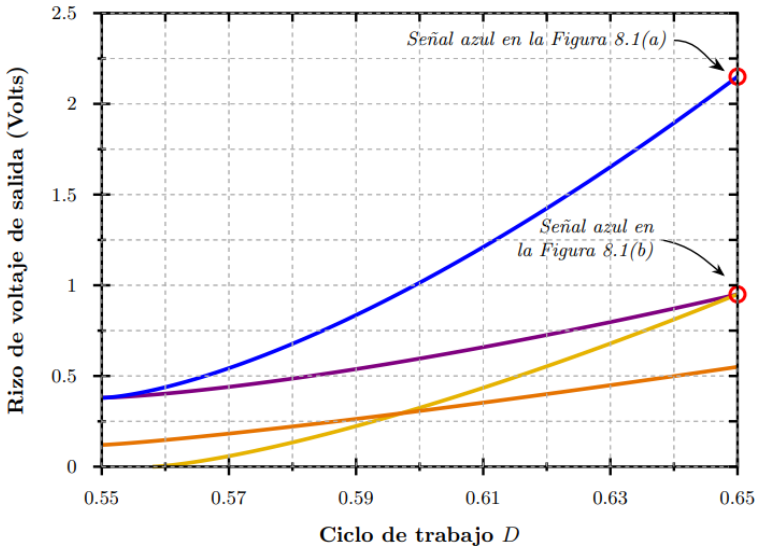
Las Tablas 8.1, 8.2 y 8.3 resumen los principales resultados obtenidos para cada ciclo de trabajo, permitiendo observar de manera cuantitativa la disminución del rizo de voltaje y la consistencia entre los resultados experimentales y los valores calculados.



(a)

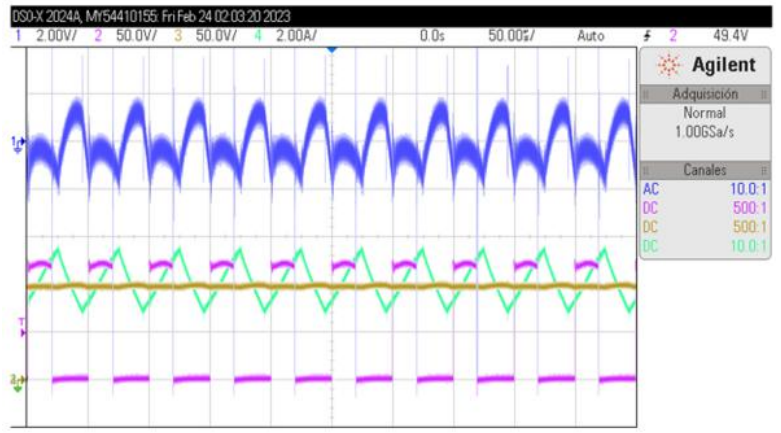


(b)

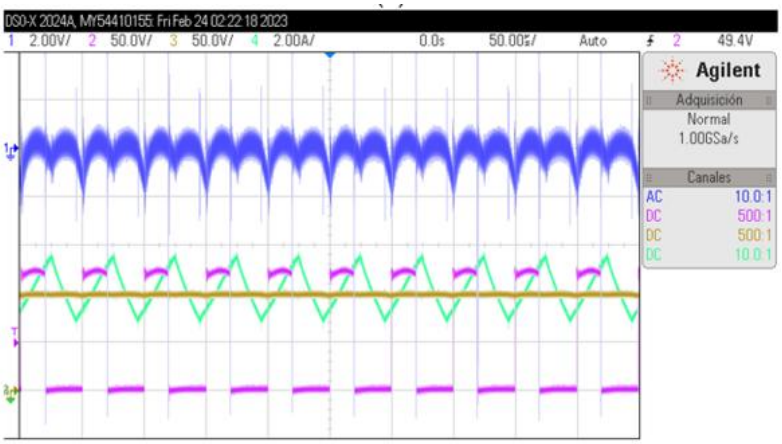


(c)

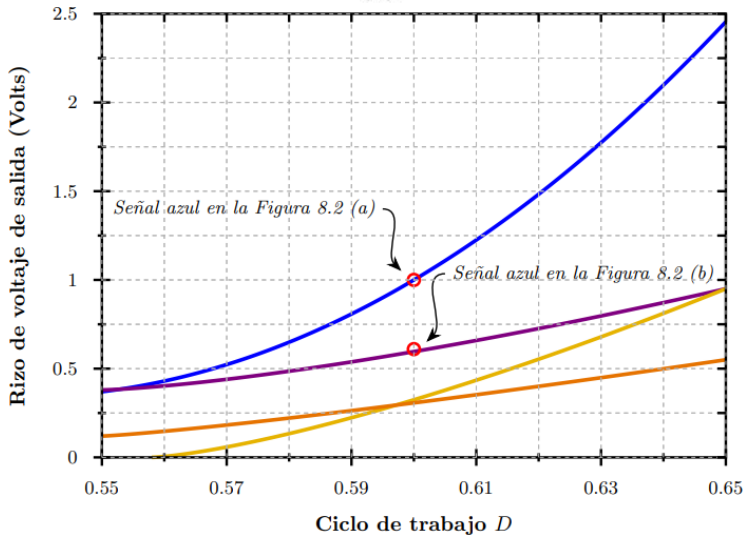
Figura 8.1 Resultados cuando D = 0.65, **a)** señales en el diseño no optimizado: rizo del voltaje de salida (azul), i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$, **b)** señales en el diseño optimizado (misma descripción que (a)), **c)** rizos de voltaje de salida calculadas.



(a)

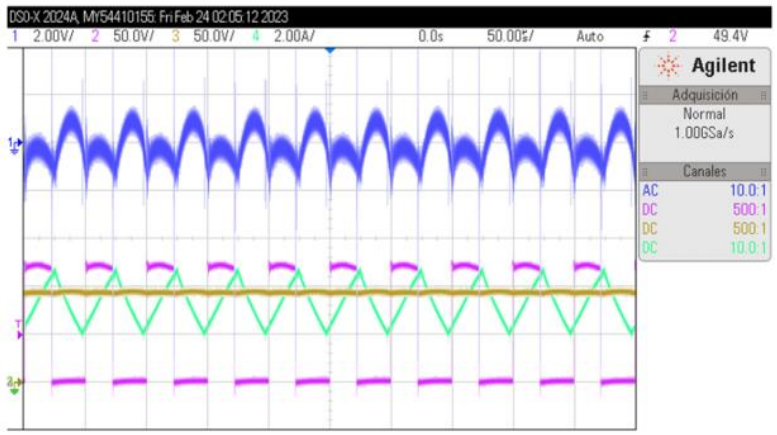


(b)

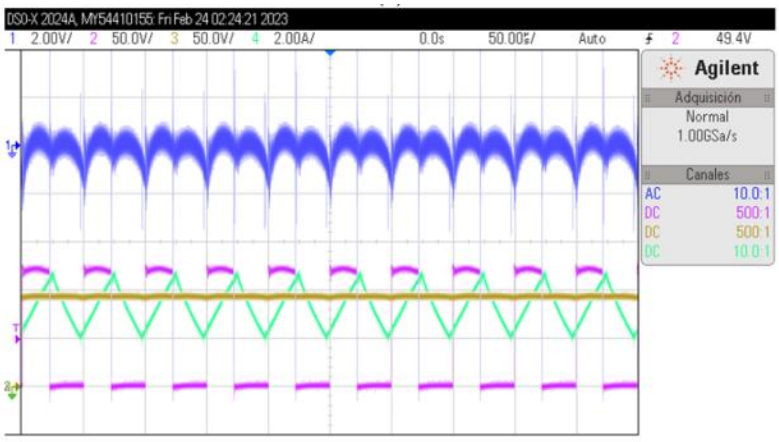


(c)

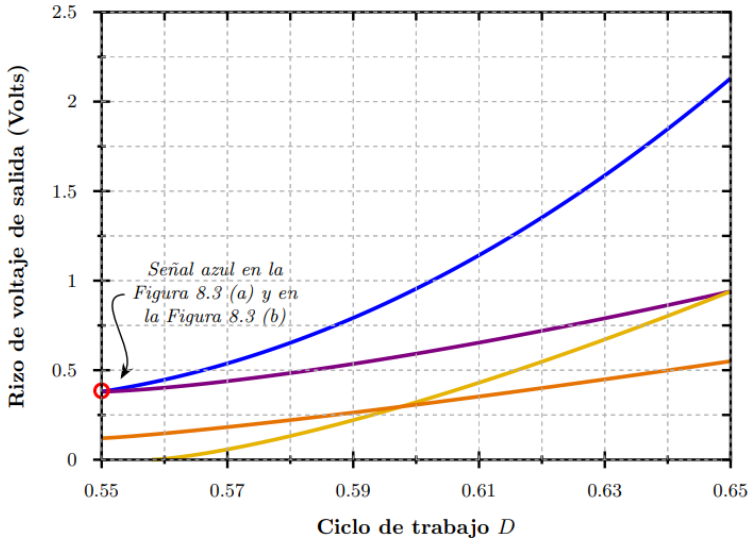
Figura 8.2 Resultados cuando D = 0.60, **a**) señales en el diseño no optimizado: rizo de voltaje de salida (azul), i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$, **b)** señales en el diseño optimizado (misma descripción que (a)), **c)** rizos de voltaje de salida calculadas.



(a)



(b)



(c)

Figura 8.3 Resultados cuando D = 0.55, **a**) señales en el diseño no optimizado: rizo de voltaje de salida (azul), i_{L1} (verde), voltaje en s_2, voltaje $v_{C1} + v_{C2}$, **b)** señales en el diseño optimizado (misma descripción que (a)), **c)** rizos de voltaje de salida calculadas.

Tabla 8.1 Resultados experimentales para $D = 0.65$ en el LES-QBC

Diseño	C_1 (μF)	C_2 (μF)	**Energía Almacenada** (mJ)	**OVR** (V)	**ΔOVR** (V)	**Reducción** OVR (%)
No optimizado	11	11	70	2.14	–	–
Optimizado	19	10	70	0.96	1.18	55.14

Tabla 8.2 Resultados experimentales para $D = 0.60$ en el LES-QBC

Diseño	C_1 (μF)	C_2 (μF)	**Energía Almacenada** (mJ)	**OVR** (V)	**ΔOVR** (V)	**Reducción** OVR (%)
No optimizado	11	11	70	1.0	–	–
Optimizado	19	10	70	0.61	0.39	39

Tabla 8.3 Resultados experimentales para $D = 0.55$ en el LES-QBC

Diseño	C_1 (μF)	C_2 (μF)	**Energía Almacenada** (mJ)	**OVR** (V)	**ΔOVR** (V)	**Reducción** OVR (%)
No optimizado	11	11	70	0.392	–	–
Optimizado	19	10	70	0.378	0.014	3.57

En la Tabla 8.4 se presenta una comparación de los valores del rizo de voltaje de salida para los tres ciclos de trabajo analizados, considerando tanto el diseño no optimizado como el diseño optimizado del convertidor LES-QBC, lo que permite evaluar el impacto de la optimización en la reducción del rizo.

Tabla 8.4 Resultados comparativos para los tres ciclos de trabajo en el LES-QBC

Ciclo de Trabajo (D)	**Diseño**	C_1 (μF)	C_2 (μF)	**Energía Almacenada** (mJ)	**OVR** (V)	**ΔOVR** (V)	**Reducción** OVR (%)
0.65	No optimizado	11	11	70	2.14	–	–
	Optimizado	19	10	70	0.96	1.18	55.14
0.60	No optimizado	11	11	70	1.00	–	–
	Optimizado	19	10	70	0.61	0.39	39
0.55	No optimizado	11	11	70	0.392	–	–
	Optimizado	19	10	70	0.378	0.014	3.57

Finalmente, la Figura 8.4 muestra una fotografía del prototipo experimental.

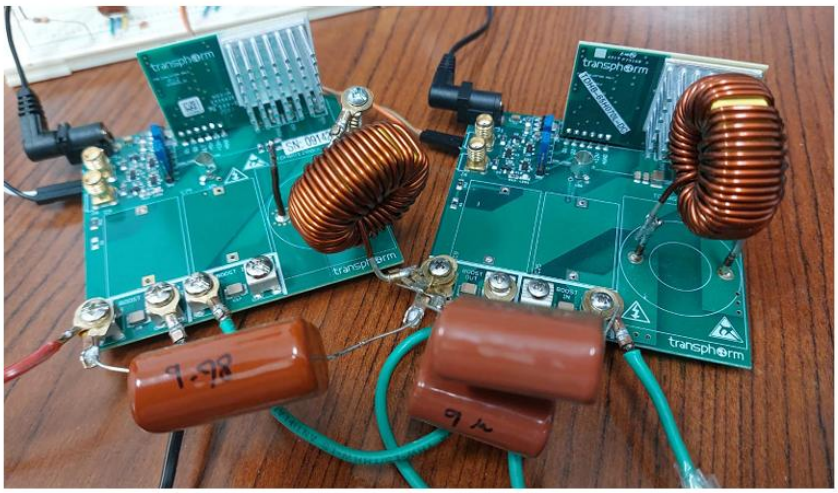


Figura 8.4 Prototipo experimental.

Capítulo 9

Conclusiones y trabajos futuros

9.1 Conclusiones

El presente trabajo de investigación ha tenido como propósito analizar, modelar y realizar una selección óptima de capacitores en topologías de convertidores DC-DC de baja energía almacenada, proponiendo y validando experimentalmente una nueva arquitectura denominada Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC). A lo largo de este estudio se integraron de manera sistemática fundamentos teóricos, modelado analítico, optimización heurística y validación experimental, con el fin de abordar de forma completa los desafíos técnicos que plantea la reducción del rizo de voltaje de salida en convertidores DC-DC de baja energía almacenada en los capacitores, sin comprometer la calidad de la conversión ni la eficiencia global del sistema.

Los análisis realizados en los capítulos iniciales permitieron reafirmar que la electrónica de potencia es un pilar fundamental en la transición hacia sistemas energéticos sostenibles. La revisión bibliográfica y el análisis comparativo de topologías evidenciaron que los convertidores DC-DC constituyen el vínculo tecnológico entre las fuentes renovables y las cargas eléctricas, al permitir la adaptación eficiente de la energía bajo condiciones de operación variables. Se identificó que, si bien las topologías clásicas (buck, boost, buck-boost) han sido ampliamente utilizadas, presentan limitaciones significativas cuando se requiere una elevada ganancia de voltaje o un control estricto del rizo de voltaje de salida sin incrementar la energía almacenada. En este contexto, la motivación de esta investigación se sustentó en la búsqueda de topologías compactas y de alta eficiencia, que reduzcan los volúmenes de inductores y capacitores sin afectar la estabilidad dinámica ni la confiabilidad del sistema, particularmente relevantes en sistemas fotovoltaicos, microrredes y electrónica embarcada.

El estudio detallado de la energía almacenada en inductores y capacitores permitió comprender los mecanismos que determinan el desempeño dinámico de los convertidores. Se verificó que la energía almacenada influye directamente en el rizo de corriente y de voltaje, en la respuesta transitoria y en la eficiencia global del sistema. Reducir dicha energía implica beneficios claros —como miniaturización,

mejor respuesta dinámica y reducción de pérdidas—, pero también desafíos técnicos, entre ellos una mayor susceptibilidad a perturbaciones y un control más complejo. Este análisis fundamentó la hipótesis central de la tesis: es posible disminuir la energía almacenada en un convertidor DC-DC manteniendo o incluso mejorando el comportamiento del rizo de voltaje de salida y la eficiencia, si se diseña una topología y un esquema de control apropiados.

La propuesta del convertidor LES-QBC representa la principal contribución original de esta tesis. Esta topología cuadrática integra dos etapas de conversión en cascada con un número reducido de componentes pasivos y una configuración que permite una elevación cuadrática del voltaje con un almacenamiento energético mínimo. El modelado matemático obtenido mediante la técnica de promedio estándar proporcionó una descripción precisa del comportamiento dinámico del convertidor, permitiendo derivar las ecuaciones de equilibrio, la ganancia estática y el rizo de voltaje de salida. Los análisis demostraron que, en comparación con topologías cuadráticas convencionales, el LES-QBC requería menor capacitancia para mantener el mismo nivel de rizo de voltaje de salida, logrando así una reducción significativa de la energía almacenada y una mayor densidad de potencia. Esta característica lo convierte en una alternativa prometedora para aplicaciones donde el espacio físico, la masa y la eficiencia son parámetros críticos.

El análisis e implementación del algoritmo de optimización por enjambre de partículas (PSO) constituyó un aporte metodológico complementario que permitió optimizar de manera eficiente los valores de los capacitores en el LES-QBC. El enfoque metaheurístico demostró ser robusto y eficaz al minimizar el rizo de voltaje de salida sin aumentar la energía almacenada total, manteniendo las restricciones impuestas por el diseño teórico. El uso del PSO permitió automatizar un proceso que, tradicionalmente, se realiza de forma empírica o por simulación iterativa. Los resultados mostraron que el algoritmo converge rápidamente a soluciones estables, encontrando combinaciones de capacitancias no triviales ($C_1 \approx 19$ μF y $C_2 \approx 10$ μF) que maximizan la calidad del voltaje de salida con un mínimo consumo energético. Este enfoque demuestra la aplicabilidad de técnicas de inteligencia computacional al diseño de convertidores, abriendo nuevas posibilidades para la optimización multidimensional de parámetros electrónicos en sistemas no lineales y de alta complejidad.

Los resultados experimentales y de simulación corroboraron de manera sólida los modelos teóricos y la efectividad del procedimiento de optimización propuesto. Se comprobó que el convertidor LES-QBC, con los valores optimizados, logró una reducción del rizo de voltaje de salida mayor del 50% (con el ciclo de trabajo

$D = 0.65$) en comparación con el diseño no optimizado, sin incremento de la energía total almacenada en los capacitores. Además, las mediciones evidenciaron una excelente coincidencia con los resultados analíticos, con un error relativo menor al 5% entre las predicciones teóricas y las observaciones experimentales. El prototipo implementado operó de forma estable en el rango de ciclos de trabajo analizado ($0.55 - 0.65$), confirmando la factibilidad práctica de la topología y la robustez del método de control. En conjunto, estos resultados validan la hipótesis de investigación y consolidan al LES-QBC como una topología capaz de equilibrar eficiencia, densidad de potencia y calidad de energía, atributos que la posicionan favorablemente frente a convertidores cuadráticos tradicionales.

Desde el punto de vista tecnológico, los resultados de esta investigación abren la posibilidad de diseñar convertidores de potencia más compactos, ligeros y eficientes, lo que resulta particularmente relevante en aplicaciones donde el espacio y el peso son factores limitantes, como en sistemas embarcados, electrónica automotriz, fuentes portátiles y microrredes de generación distribuida. Científicamente, el trabajo aporta una metodología generalizable para el análisis y optimización de convertidores DC-DC, integrando modelado analítico, técnicas heurísticas y validación experimental. El uso del PSO como herramienta de diseño introduce una dimensión inteligente en la ingeniería de potencia, demostrando que los métodos evolutivos pueden complementar eficazmente los enfoques clásicos de diseño basados en ecuaciones deterministas.

A partir del conjunto de análisis, desarrollos y validaciones presentados, se concluye que:

Es posible reducir el rizo del voltaje de salida en convertidores DC-DC sin aumentar la energía total almacenada, mediante el uso de topologías cuadráticas de baja energía optimizadas con algoritmos de enjambre de partículas.

El convertidor LES-QBC propuesto representa una contribución original y verificable al campo de la electrónica de potencia, al demostrar que la reducción del almacenamiento energético no necesariamente compromete la calidad de la conversión ni la estabilidad del sistema. El enfoque planteado en esta tesis —basado en el equilibrio entre diseño físico, modelado matemático y optimización computacional— constituye una línea de investigación sólida y con potencial de expansión hacia nuevas arquitecturas de convertidores inteligentes, aplicables en contextos de energía renovable, movilidad eléctrica y sistemas embebidos de próxima generación.

9.2 Discusión

El desarrollo de esta investigación permitió establecer un marco coherente entre la teoría, la modelación, la optimización y la validación experimental de convertidores DC-DC de baja energía almacenada, específicamente el Convertidor Elevador Cuadrático de Baja Energía Almacenada (LES-QBC). En esta sección se discuten las implicaciones técnicas, científicas y prácticas de los resultados obtenidos, así como su relación con el estado del arte en electrónica de potencia.

9.2.1 Discusión teórica y conceptual

Los fundamentos teóricos abordados en los Capítulos 2, 3, 4 y 5 demostraron que la reducción del almacenamiento energético en convertidores conmutados representa un desafío complejo debido a los compromisos existentes entre rizo de voltaje de salida, eficiencia, estabilidad dinámica y densidad de potencia. A diferencia de los convertidores clásicos tipo *boost* o *buck-boost*, donde la ganancia de voltaje se incrementa a costa de mayores elementos pasivos, el LES-QBC propone una arquitectura cuadrática de doble etapa que logra un aumento significativo de la ganancia con menor requerimiento de energía almacenada. Desde un punto de vista conceptual, este hallazgo confirma la viabilidad de romper parcialmente la relación directa entre ganancia y energía almacenada, postulada en estudios clásicos como los de Erickson y Maksimović (2001) y Cuk y Middlebrook (1976), mediante un rediseño estructural de la topología.

La aplicación del método de promedio estándar permitió formular un modelo matemático riguroso, útil no solo para el LES-QBC, sino también para otras topologías modulares con múltiples etapas. La precisión del modelo quedó demostrada al coincidir con los resultados experimentales, lo que valida su capacidad predictiva. Asimismo, el análisis de los cuatro estados de conmutación reveló el impacto de la sincronización de señales PWM desfasadas 180°, un aspecto frecuentemente omitido en modelos simplificados pero crucial para la reducción del rizo de voltaje de salida. Este detalle subraya la importancia del modelado dinámico detallado en el diseño de convertidores de nueva generación.

9.2.2 Discusión sobre la optimización y el método PSO

El empleo del algoritmo de optimización por enjambre de partículas (PSO) constituyó una contribución metodológica destacable. Mientras que los métodos tradicionales de ajuste de parámetros en convertidores suelen basarse en barridos paramétricos o aproximaciones lineales, el PSO ofreció una alternativa más eficiente,

explorando el espacio de soluciones de forma no determinista y encontrando configuraciones óptimas bajo restricciones energéticas. El comportamiento del algoritmo mostró convergencia rápida y estable incluso en un espacio de búsqueda reducido, lo que valida su idoneidad para problemas de optimización en tiempo real o en etapas tempranas de diseño. La función objetivo planteada —minimizar el rizo de voltaje de salida sin incrementar la energía almacenada total— permitió materializar el principio de equilibrio entre calidad de energía y densidad de potencia, uno de los ejes centrales de esta tesis.

Comparativamente, los resultados obtenidos superan las estrategias heurísticas tradicionales utilizadas en la literatura reciente, donde la reducción del rizo de voltaje de salida suele implicar un incremento de capacitancia o una complejidad adicional en el control. El enfoque presentado aquí demuestra que las técnicas de inteligencia computacional pueden integrarse de manera efectiva en el diseño de hardware de potencia, abriendo la puerta a sistemas auto adaptativos o reconfigurables en el futuro.

9.2.3 Discusión sobre los resultados experimentales

Las pruebas experimentales confirmaron las predicciones teóricas con un alto grado de exactitud. La reducción del rizo de voltaje de salida —mayor del 50% — evidencia la efectividad del método propuesto, sin requerir un incremento del volumen de los componentes pasivos. Los valores de operación demostraron una estabilidad robusta en un rango de ciclos de trabajo entre 0.55 y 0.65, validando la capacidad del convertidor para mantener una regulación eficiente incluso bajo condiciones de carga variable. Este resultado es particularmente relevante, ya que, en topologías tradicionales, la operación en modos discontinuos o en altas relaciones de ciclo tiende a degradar el rendimiento. En contraste, el LES-QBC mantuvo un comportamiento estable y un perfil térmico adecuado, lo que lo convierte en una opción viable para aplicaciones de potencia media en sistemas renovables y portátiles.

Asimismo, la concordancia entre simulaciones y mediciones con un error inferior al 5 % demuestra la consistencia del modelo de promedio estándar y de los parámetros derivados del PSO. Esta coincidencia subraya la validez integral del enfoque mixto teórico-experimental, y otorga confianza en la reproducibilidad de los resultados.

9.2.4 Comparación con el estado del arte

Al comparar el LES-QBC con topologías cuadráticas y de alta ganancia reportadas en la literatura, se observa que el convertidor propuesto ofrece una mejor relación entre ganancia de voltaje, rizo de voltaje de salida y energía almacenada. Por ejemplo, frente a los convertidores cuadráticos clásicos descritos por López-Santos et al. (2020, 2022), el LES-QBC logra un rendimiento similar o superior con una reducción tangible de la capacitancia requerida, manteniendo la simplicidad estructural y reduciendo el estrés sobre los componentes semiconductores. Este equilibrio confirma que la propuesta contribuye de manera original y efectiva al campo de la electrónica de potencia, situándola dentro de la tendencia actual hacia convertidores de alta densidad energética y bajo perfil pasivo, fundamentales para la miniaturización y la eficiencia de los sistemas de conversión en aplicaciones industriales y renovables.

9.2.5 Discusión sobre las implicaciones del diseño

El trabajo aquí presentado trasciende el ámbito teórico y experimental, aportando una metodología de diseño integral aplicable a convertidores con múltiples objetivos de desempeño. La integración de modelado analítico, optimización metaheurística y validación experimental constituye un esquema que puede replicarse para el diseño de otros convertidores, incluyendo configuraciones resonantes o híbridas. Además, el uso del PSO sienta las bases para incorporar optimización en línea o control adaptativo en convertidores inteligentes, lo que abre una línea de investigación hacia la electrónica de potencia cognitiva, capaz de ajustarse dinámicamente a condiciones cambiantes de operación.

Finalmente, los resultados invitan a reflexionar sobre la relación entre eficiencia energética, compacidad y control inteligente como triada fundamental en el desarrollo de convertidores de nueva generación. En este sentido, la tesis no solo ofrece un avance tecnológico puntual, sino que propone un paradigma metodológico orientado al diseño de sistemas de conversión más eficientes, adaptativos y sostenibles.

9.3 Publicaciones

El trabajo de investigación desarrollado en esta tesis doctoral ha dado lugar a dos publicaciones científicas en revistas y congresos internacionales indexados, en las cuales se difunden los principales resultados teóricos, de modelado, optimización y validación experimental del Convertidor Elevador Cuadrático de Baja Energía

Almacenada (LES-QBC). A continuación, se listan las publicaciones derivadas directamente de este trabajo.

Publicaciones en revistas científicas internacionales

[1] J. Solís-Rodríguez, J. C. Rosas-Caro, A. Alejo-Reyes, y J. E. Valdez-Reséndiz, "Optimal Selection of Capacitors for a Low Energy Storage Quadratic Boost Converter (LES-QBC)", *Energies*, vol. 16, no. 6, p. 2510, Mar. 2023.

En este artículo se propone un método de optimización basado en el algoritmo Particle Swarm Optimization (PSO) para la selección óptima de capacitores en el convertidor LES-QBC. El estudio incluye el modelado matemático del convertidor, la formulación de la función objetivo y la validación de los resultados mediante simulación. Se demuestra que la optimización permite reducir el rizo de voltaje de salida sin aumentar la energía almacenada, confirmando la viabilidad del enfoque propuesto.

Publicaciones en congresos internacionales arbitrados

[2] J. Solís-Rodríguez, H. R. Robles-Campos, J. C. Rosas-Caro, D. Guillén, J. E. Valdez-Reséndiz, y A. R. López, "Practical Evaluation of an Optimized LES-QB Converter: Implementation and Experimentation", *2025 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC 2025)*, Ixtapa, México, IEEE, 2025.

Este trabajo presenta la implementación práctica y validación experimental del convertidor LES-QB optimizado. Se describe el proceso de diseño, la construcción del prototipo y la comparación entre configuraciones optimizadas y no optimizadas. Los resultados experimentales confirman una reducción del rizo de voltaje de salida de hasta el 50 % sin incremento de la energía almacenada, verificando experimentalmente las conclusiones teóricas de la tesis.

9.4 Trabajos futuros

El desarrollo del convertidor LES-QBC y la metodología de optimización propuesta abren diversas líneas de investigación que pueden abordarse en trabajos futuros. Una de ellas consiste en profundizar en el estudio de topologías relacionadas**,** tales como convertidores cuadráticos intercalados, configuraciones con acoplamiento magnético o variantes híbridas basadas en principios *switched-capacitor* o *switched-inductor*. El análisis de estas arquitecturas permitirá evaluar nuevas alternativas que

mantengan una baja energía almacenada y una alta densidad de potencia, contribuyendo al desarrollo de convertidores más eficientes, compactos y adecuados para aplicaciones de conversión avanzada.

Asimismo, se propone explorar el control en lazo cerrado del convertidor LES-QBC, con el propósito de analizar su comportamiento dinámico ante variaciones en la carga y voltaje de entrada. En este contexto, el diseño e implementación de estrategias de control lineales y no lineales —como el control PID optimizado, el control por modos deslizantes o el control predictivo basado en modelo— formarán parte del estudio, permitiendo evaluar la estabilidad, la respuesta transitoria y la robustez del sistema. Este enfoque integral fortalecerá la validación experimental del convertidor y su potencial de integración en sistemas de gestión energética inteligentes, como micro redes, fuentes fotovoltaicas modulares y aplicaciones embarcadas.